

Rolf-Dieter Klein

CRT-Controller unterstützt Grafikfunktionen

Bisherige CRT-Controller waren überwiegend textorientiert. Grafische Darstellungen mußte die Zentraleinheit aufbereiten. Dadurch ließen sich nur mäßige Geschwindigkeiten erzielen. Der sogenannte Grafik-Display-Prozessor (GDP) – ein kürzlich entwickelter LSI-Baustein – setzt hier neue Maßstäbe. Neben einem Zeichengenerator enthält er einen Vektorgenerator, der bis zu 1,3 Mio. Punkte/s erzeugen kann.

1 Interner Aufbau

Die Bilder 1 und 2 zeigen Blockschaltung und Anschlußbelegung des Grafik-Display-Prozessors. Der Baustein besitzt ein Prozessor- und ein Display-Interface. Das Prozessor-Interface benötigt die Signale \bar{E} , R/W, A 0...3 und D 0...7. Es läßt sich an praktisch alle gängigen Mikroprozessoren anschließen. Vom Prozessor-Interface aus können verschiedene interne Register beschrieben oder gelesen werden: CMD, STATUS, CTRL1, CTRL2, DELTAX, DELTAY, CSIZE, X, Y, XLP und YLP.

Der GDP übernimmt die komplette Steuerung des Bildwiederholspeichers. Als Speicher lassen sich dynamische 16-Kx1-RAMs verwenden, wobei sogar das Multiplexen der Adressen für die CAS/RAS-Steuerung der Controller durchführt.

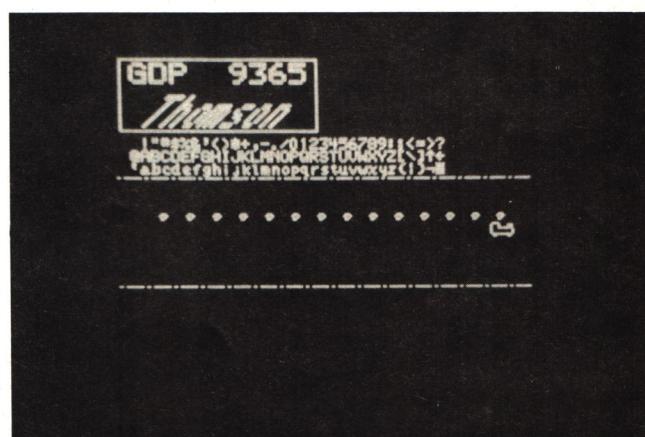
Der Typ 9365 erlaubt zwei Betriebsarten: eine mit 256 x 256 Punkten, eine weitere mit 512 x 512 Punkten (Zeilensprungverfahren). Die Auswahl der Betriebsart geschieht über den Anschluß FMAT. Liegt er auf L, werden 256 x 256 Punkte adressiert, sonst 512 x 512 Punkte im Zeilensprungverfahren. Ein weiterer Typ der GDP-Serie (EF 9366) erlaubt die Darstellung von 512 x 256 Punkten ohne Zeilenprung. Die gemultiplexten Adressen gelangen über die Ausgänge DAD 0...6 an die RAM-Bausteine. Die Selektion geschieht über die Ausgänge MSL 0...3. Bei 256 x 256 Punkten werden nur vier RAM-Bausteine benötigt. Die Aufteilung der Punkte von Zeichen und Vektoren wird vom GDP automatisch vorgenommen, und durch die Ausgänge MSL werden die nötigen Bausteine ausgewählt. Dabei steht an MSL ein decodiertes Signal zur Verfügung. Im Modus „512 x 512“

werden 16 Bausteine benötigt, die in Gruppen zu acht zusammengefaßt werden. Die Selektion geschieht wieder über die Leitungen MSL 0...3, die diesmal aber ein uncodiertes Auswahlsignal beinhalten.

2 Minimalschaltung

Bild 3 zeigt ein praktisches Beispiel für den Anschluß des GDP an den Prozessor Z80. Es wurde der Modus „256 x 256“ gewählt, um die Minimalkonfiguration zu zeigen. Mit B1 und B2 wird der Datenbus der CPU gepuffert. Selektiert wird der Baustein über den Eingang \bar{E} . Am Vergleicher V1 läßt sich die Port-Adresse einstellen. Wird der Baustein selektiert, wird durch die Verknüpfung mit $\overline{\text{IORD}}$ durch O1 erreicht, daß die Richtung des Bustreibers B1 vom Baustein 9365 zum CPU-Bus geschaltet wird. $\overline{\text{IORD}}$ ist die Verknüpfung von $\overline{\text{RD}}$ mit $\overline{\text{IORQ}}$, die bei den meisten Z80-Systemen schon vorhanden ist. $\overline{\text{IORW}} \vee \overline{\text{IORQ}}$ wird über einen Puffer direkt an den Eingang R/W des GDP geführt.

Der GDP besitzt einen IRQ-Ausgang zur Ausgabe einer Interrupt-Anforderung, der hier aber der Einfachheit halber nicht verwendet wurde. Der Bildteil besteht aus den RAMs und einer Ablaufsteuerung. Das System wird von einer Quarzfrequenz mit 6,9888 MHz getaktet. Zähler Z1 teilt den Takt durch vier und



Einige Möglichkeiten des Grafik-Display-Prozessors demonstriert dieses Bild: Schon mit einem einfachen Programm lassen sich Texte, vergrößerte und schräggestellte Zeichen, ruhende und bewegte Objekte darstellen

zählt von 12 bis 15. Sein Ausgangssignal gelangt über zwei Invertierer an den Takteingang des GDP. Außerdem wird es auf die ODER-Gatter O3, O4, O5 und O6 geleitet und mit den Ausgängen MSL verknüpft. Es wird immer dann ein RAS-Signal am Ausgang der ODER-Gatter erzeugt, wenn der Ausgang 16 und der entsprechende MSL-Ausgang des GDP auf L sind. Beim Auslesen eines Bildes werden alle RAS-Eingänge der Speicher getaktet, beim Schreiben nur diejenigen, bei denen ein Punkt gesetzt oder gelöscht wird. Ob gesetzt oder gelöscht wird, wird durch den Ausgang DIN bestimmt. Der Schreibzyklus wird durch DW angezeigt. Da mit einem gemultiplexten Adreßbus gearbeitet wird, ist noch ein weiteres Auswahlssignal nötig: CAS. Dieses Signal wird vom Ausgang des Invertierers I8 abgeleitet, der vom Übertragungssignal des Zählers Z1 kommt. Das Signal bewirkt auch, daß die Ausgangsdaten der RAMs in das Schieberegister geladen werden. Die Daten werden mit dem Zentralempfang aus dem Register geschoben und gelangen über das ODER-Gatter O2, mit dem sie nochmals mit dem Takt verknüpft werden, zum BAS-Mischer. Der BAS-Mischer verknüpft das Videosignal und das Synchronsignal des GDP zu einem normgerechten Fernsehsignal, das direkt auf einen Monitor geführt werden kann.

Weitere Signale, die hier nicht verwendet wurden, sind: MFREE, ein Ausgang des GDP, der dazu dient, um auch vom Prozessor aus Zugriff auf den Bildwiederholspeicher zu haben. Nach einer DMA-Anforderung über den Kommandokanal zeigt MFREE an, wann die Daten am Ausgang des RAMs in ein externes Register gespeichert werden können (danach kann sie der Prozessor auslesen). Die Adressen an DAD sind dabei die Schreibadressen.

WHITE und LPCK sind Eingänge für den Anschluß eines Lichtgriffels. Bei der steigenden Flanke an LPCK wird die augenblickliche Position in spezielle Register gespeichert. WHITE dient zur Steuerung des Videosignals, das z. B. auf „Hell“ gesetzt werden kann, um ein helles Feld auf dem Bildschirm für den Lichtgriffel zu erzeugen.

Das System läßt sich leicht auf Farbe oder Graustufen erweitern, indem weitere RAM-Ebenen vorgesehen werden. Es wird dann ein Ausgabe-Port vorgesehen, in dem vom Prozessor die gewünschte Farbe oder der Grauwert geschrieben wird. Die Ausgänge der Multiplexer steuern dann beim Einschreiben in das RAM die Auswahl der einzelnen Ebenen. Es werden also einfach die RAS-Eingänge gesteuert. Ausgangsseitig verwendet man mehrere Schiebereg-

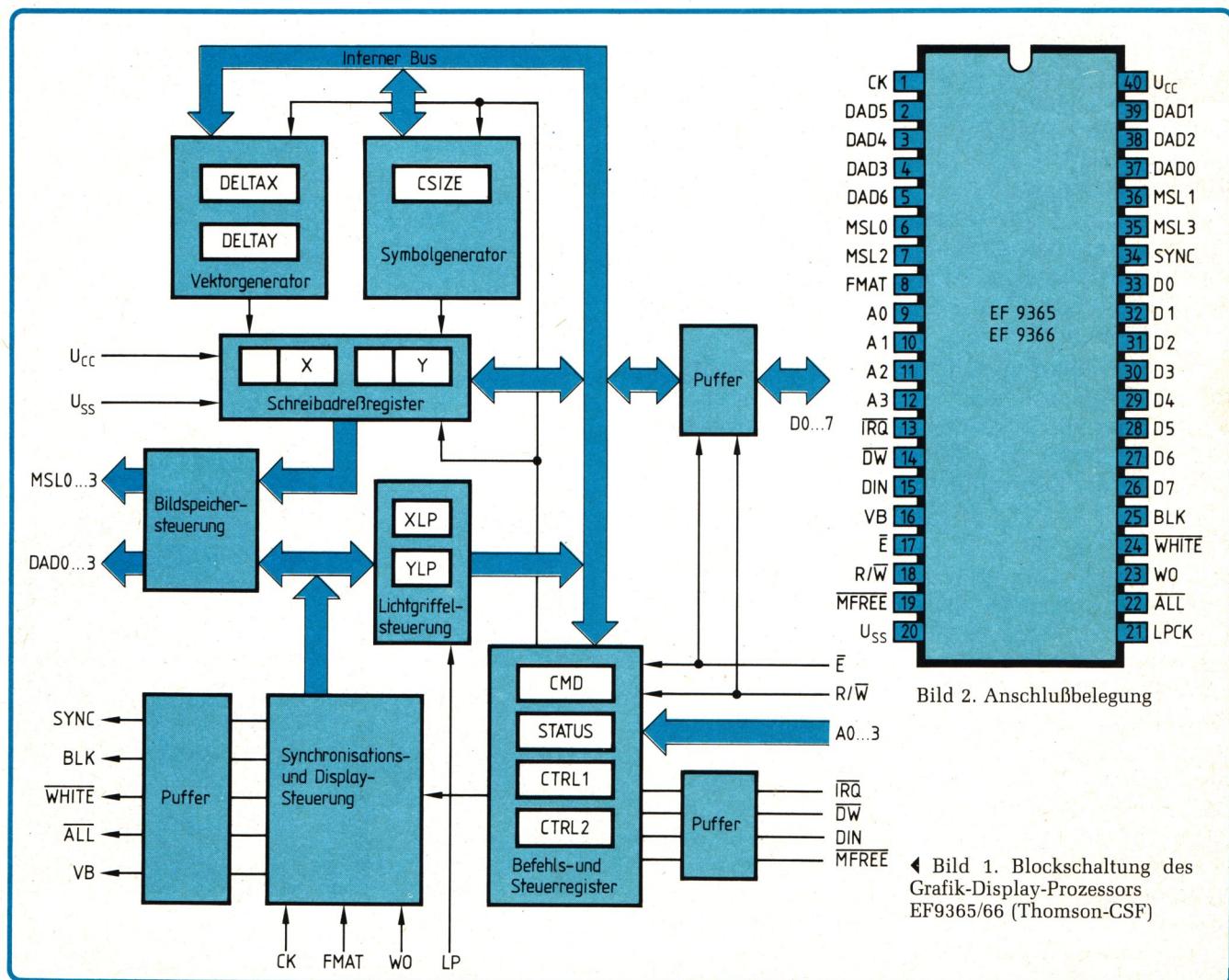


Bild 2. Anschlußbelegung

◀ Bild 1. Blockschaltung des Grafik-Display-Prozessors EF9365/66 (Thomson-CSF)

ster, deren Ausgänge die einzelnen Farbausgänge bilden. Ihre Signale kann man an RGB leiten oder mit einem Widerstandsnetzwerk dem BAS-Signal beimischen, um Graustufen zu erzeugen. Von der Software wird dann zunächst eine Farbe vorgewählt und dann ein normaler Zugriff auf den GDP ausgeführt.

Eine weitere Möglichkeit ist die Verwirklichung von Hintergrundspeichern. Die Schaltung ist praktisch die gleiche wie bei Grau und Farbe, nur das Videosignal wird gleichwertig gemischt. Beim Einschreiben kann dann z. B. der Hintergrund ausgewählt und der feste Bildanteil gespeichert werden. Bewegte Teile werden im Vordergrund gespeichert und können dort einfacher manipuliert werden, als wenn sie dauernd mit festen Bildteilen kollidieren. Allerdings ist diese Arbeitsweise beim GDP nicht

nötig, da er gerade für bewegte Grafik sehr gut geeignet ist.

3 Programmierung

Tabelle 1 zeigt eine Übersicht über alle Register. Von theoretisch 16 adressierbaren Registern sind nur zwölf belegt. Das wichtigste ist Register 0, über das beim Lesen die Statusinformation und beim Schreiben Befehle und ASCII-Zeichen übergeben werden. Tabelle 2 zeigt eine Übersicht über alle Befehle. Die Codes 20H (H steht für hexadezimal bzw. sedezial) bis 7FH sind mit dem normalen ASCII-Zeichensatz belegt; 0...0FH sind mit verschiedenen Befehlen wie „Löschen des Bildschirms“, „Pen down“, „Pen up“, „löschender oder schreibender Zugriff“ belegt. 10H...1FH sind Vektorbefehle. Bei Vektorzeichnun-

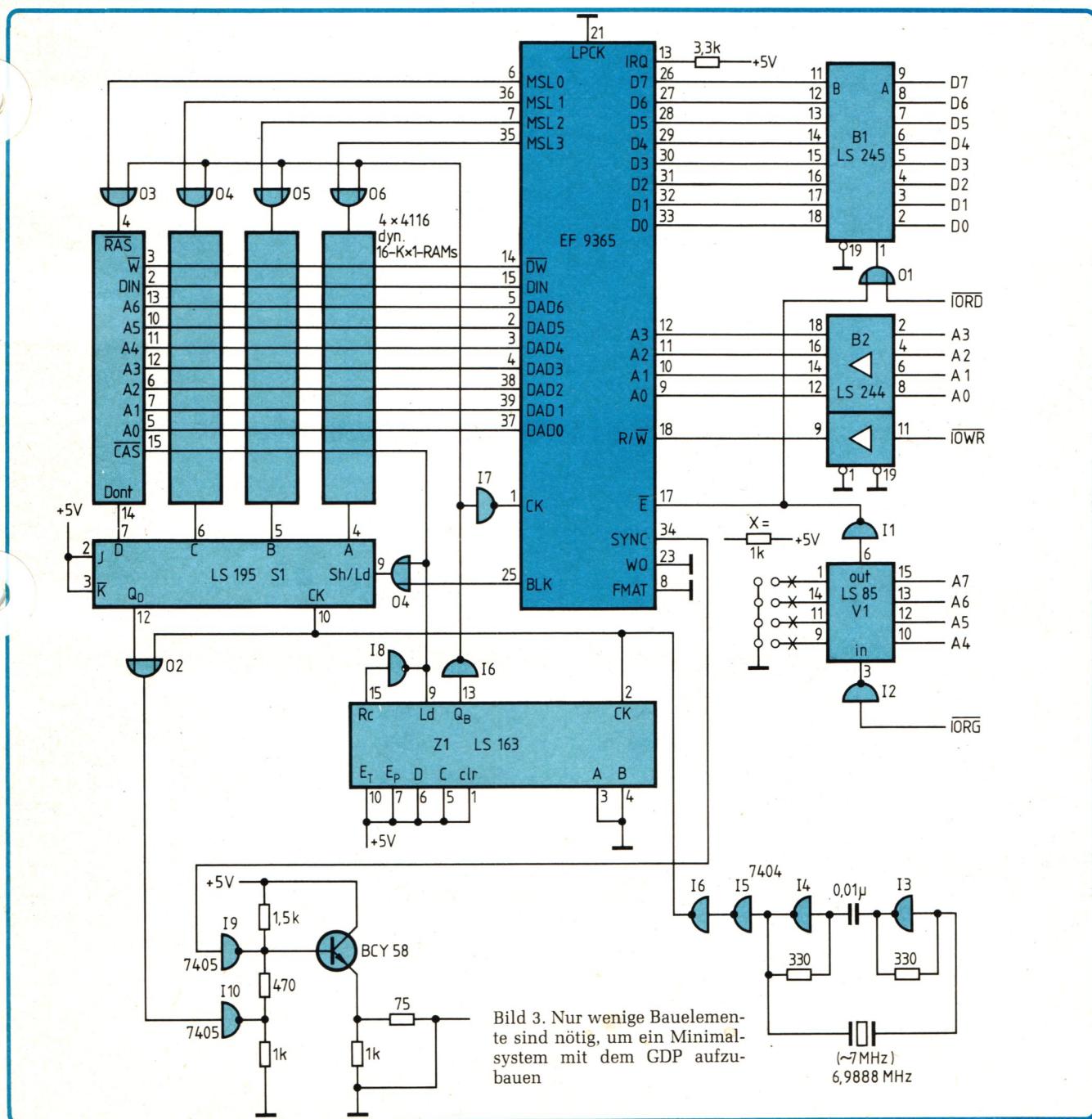


Bild 3. Nur wenige Bauelemente sind nötig, um ein Minimal-System mit dem GDP aufzubauen

Tabelle 2. Befehlsübersicht ▶

Tabelle 1. Register des Grafik-Display-Prozessors

ADDRESS REGISTER				REGISTER FUNCTIONS		Number of bits
A3	A2	A1	A0	Binary	Hexa	
0	0	0	0	0	0	8
0	0	0	1	1	1	7
0	0	1	0	2	2	4
0	0	1	1	3	3	8
0	1	0	0	4	4	—
0	1	0	1	5	5	8
0	1	1	0	6	6	—
0	1	1	1	7	7	8
1	0	0	0	8	X	4
1	0	0	1	9	X	8
1	0	1	0	A	Y	4
1	0	1	1	B	Y	8
1	1	0	0	C	XLP (Light-pen)	7
1	1	0	1	D	YLP (Light-pen)	8
1	1	1	0	E	Not used	—
1	1	1	1	F	Not used	—

Auszug aus dem Originaldatenblatt

gen müssen zuvor immer die Register X und Y belegt sein. Sie sind 12 Bit lang. Bei 256 x 256 Punkten wären nur 8 Bit nötig und bei 512 x 512 nur 9 Bit, so daß 3 Bit eigentlich überflüssig sind. Doch damit hat es eine besondere Bewandtnis: Wird der Bildadreßraum überschritten, so werden Vektoren zwar nicht mehr gezeichnet, doch die Eckpunkte dennoch korrekt behandelt. Damit kann in einem virtuellen Raum von 4096 x 4096 Punkten gearbeitet werden. Durch ein besonderes Statusbit kann dieser Modus auch abgeschaltet und die Bildfläche zyklisch geschlossen behandelt werden.

Für die Grundvektorbefehle ist ferner die Belegung der Register DELTAX und DELTAY nötig, die den Betrag in der jeweiligen Richtung festlegen. Vorzeichen werden erst bei den Vektorbefehlen angegeben.

Bild 4a zeigt die Codierung der Grundvektorbefehle (im Register CMD). Die Register X und Y sind

b7	0	b6	0	b5	0	b4	0	b3 b2 b1 b0	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
0	0	0	0	0	0	0	0	Set bit 1 of CTRL1 : Pen select	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1		
0	0	0	1	1	1	1	1	Clear bit 1 of CTRL1 : Eraser select	0	1	1	0	1	1	1	0	0	0	1	1	0	1	1		
0	0	1	0	2	2	2	2	Set bit 0 of CTRL1 : Pen/Eraser down select	1	1	0	1	0	1	1	0	0	0	1	1	0	1	1		
0	0	1	1	3	3	3	3	Clear bit 0 of CTRL1 : Pen/Eraser up select	1	2	B	R	b	r	1	1	1	1	1	1	1	1	1		
0	1	0	0	4	4	4	4	Clear screen	#	3	C	S	c	s	1	1	1	1	1	1	1	1	1		
0	1	0	1	5	5	5	5	X and Y registers reset to 0	\$	4	D	T	d	t	1	1	1	1	1	1	1	1	1		
0	1	1	0	6	6	6	6	X and Y reset to 0 and clear screen	%	5	E	U	e	u	1	1	1	1	1	1	1	1	1		
0	1	1	1	7	7	7	7	Clear screen, set CSIZE to code "minsize". All other registers reset to 0 (except XLP, YLP)	&	6	F	V	f	v	1	1	1	1	1	1	1	1	1		
1	0	0	0	8	X	Most significant bits	1	7	G	W	g	w	1	1	1	1	1	1	1	1	1	1	1	1	
1	0	0	1	9	X	Least significant bits	1	8	H	X	h	x	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	1	0	A	Y	Most significant bits	1	9	I	Y	i	y	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	1	1	B	Y	Least significant bits	1	10	J	Z	j	z	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	0	C	XLP (Light-pen)	Not used	1	11	K		k	{	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	0	1	D	YLP (Light-pen)	Not used	1	12	L	\	l	-	1	1	1	1	1	1	1	1	1	1	1	1	
1	1	1	0	E	Not used	1	13	M		m	{	1	1	1	1	1	1	1	1	1	1	1	1	1	
1	1	1	1	F	Not used	1	14	N	↑	n	-	1	1	1	1	1	1	1	1	1	1	1	1	1	
1	1	1	1	1	1	1	1	Direct image memory access request for the next free cycle.	/	?	O	←	o	☒	1	1	1	1	1	1	1	1	1		

Auszug aus dem Originaldatenblatt

nach Ausführung des Befehls auf den Endpunkten, was für alle Befehle gilt. In Bild 4b sind Spezialvektorbefehle dargestellt, die es erlauben, auf einfache Art z. B. Rechtecke zu zeichnen, wobei in DELTAX und DELTAY nur die Diagonale bestimmt wird. Bild 4c schließlich zeigt weitere Vektorbefehle, die nun aber einen Code mit Diagonalrichtungen beinhalten.

Der Codebereich 80H...0FFH ist den Kurzvektorbefehlen vorbehalten, die es erlauben, ohne Belegung von DELTAX und DELTAY Zeichnungen auszuführen. Dabei können Vektoren von 0...3 Punkten in einer durch den Richtungscode bestimmten Schreibrichtung angegeben werden (Bild 4d). Die Befehle können z. B. dazu verwendet werden, um Umrißzeichnungen sehr schnell anzufertigen. Sie sind deshalb auch für bewegte Bilder sehr gut geeignet.

Ein weiteres wichtiges Register ist das Statusregister. Bild 5 zeigt die Bedeutung der einzelnen Bits.

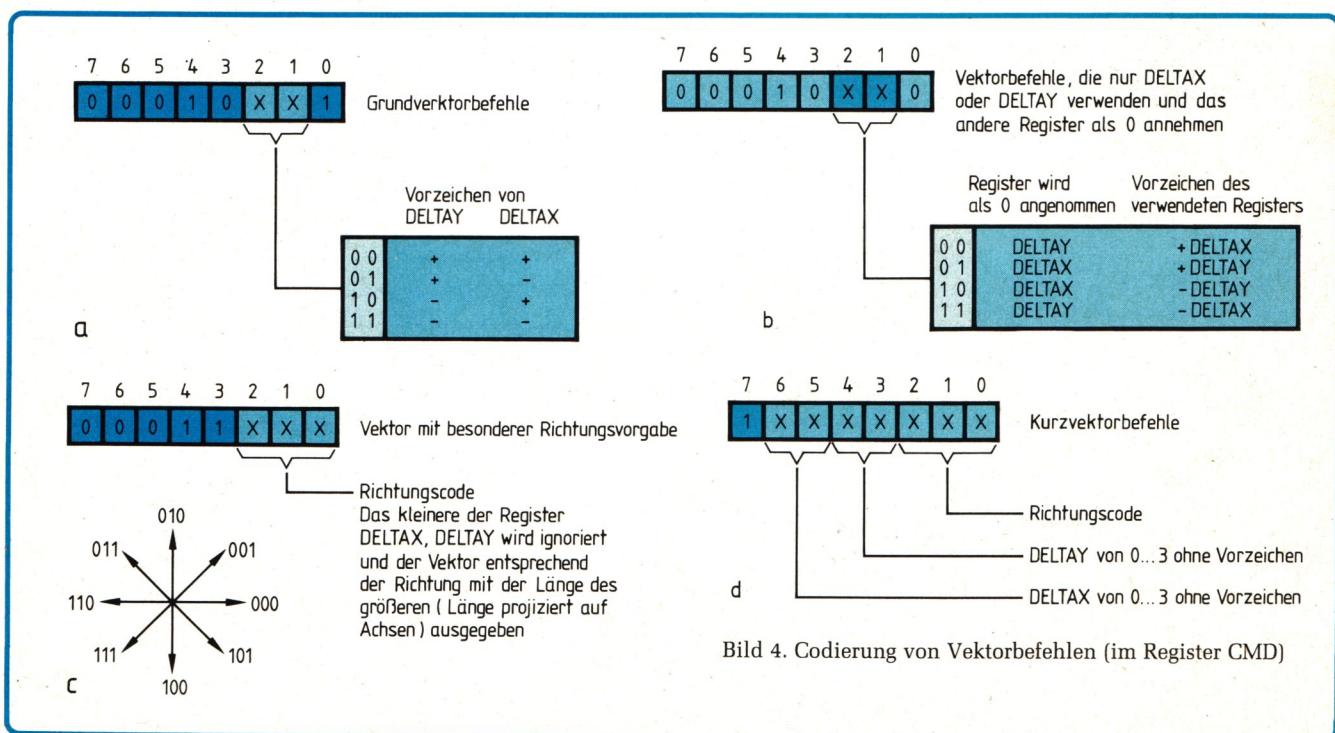


Bild 4. Codierung von Vektorbefehlen (im Register CMD)

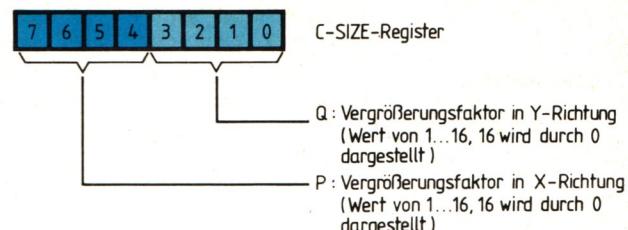
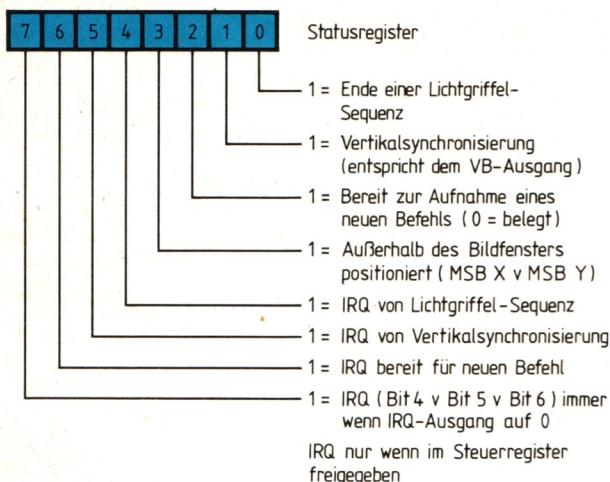


Bild 8. Die Abmessungen der dargestellten Zeichen bestimmt das CSIZE-Register

◀ Bild 5. Bedeutung der Statusregisterbits

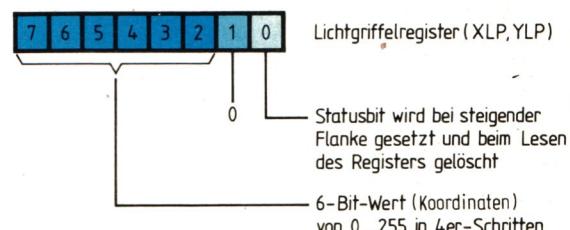
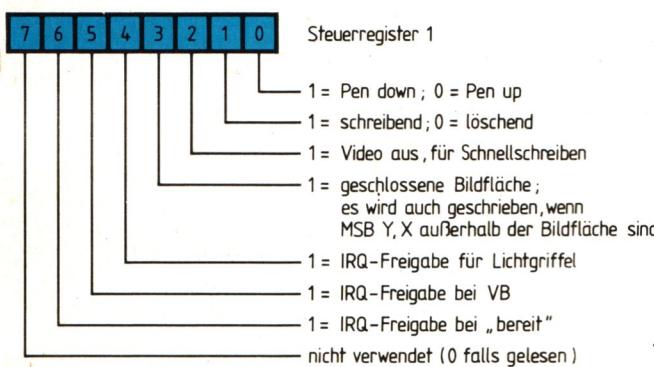


Bild 9. Bedeutung der Bits in den Lichtgriffelregistern XLP und YLP

◀ Bild 6. Bedeutung der Bits im Steuerregister 1

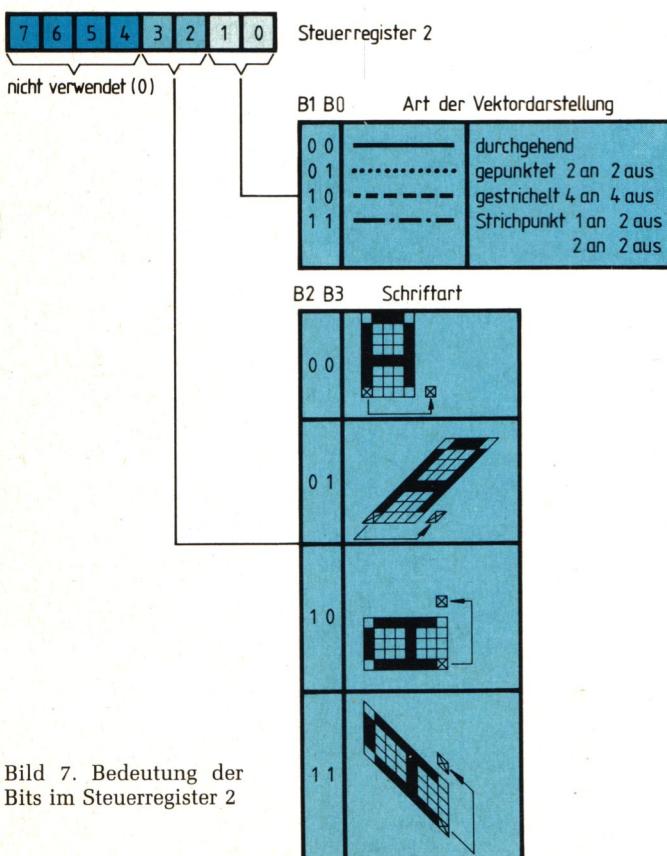
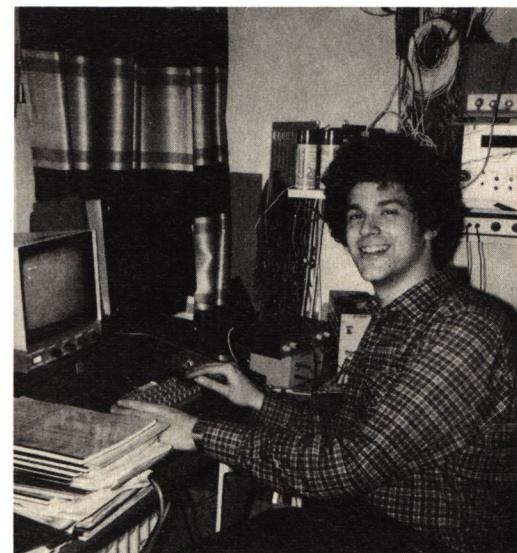


Bild 7. Bedeutung der Bits im Steuerregister 2



Rolf-Dieter Klein, geboren in Tettnang/Bodensee, legte 1978 das Vordiplom an der TU München ab und studiert jetzt im siebten Semester Elektrotechnik. Er beschäftigt sich seit 1975 mit Mikrocomputern und arbeitet als freier Mitarbeiter in der Hard- und Softwareentwicklung sowie in der Systemgenerierung.

Hobby: Filmen

Telefon: (0 89) 3 51 94 16

Vor der Ausgabe eines Befehls oder vor dem Lesen eines Registers muß die CPU Bit 2 dieses Registers abfragen und so lange warten, bis es angibt, daß der GPD nicht mehr beschäftigt ist. Aus diesem Register können auch Informationen wie VG (Vertikal Blank) oder Interrupt-Zustände abgefragt werden. Dabei ist VB besonders von Nutzen, wenn man bei bewegten Bildern Einschreibvorgänge synchron zum Bildwechsel durchführen will.

Mit dem Steuerregister 1 (Control Register 1) können Interrupts freigegeben und Schreibarten festgelegt werden (Bild 6). Die Bits 0 und 1 können dabei auch durch die Kommandos 0, 1, 2, 3 belegt werden. Bit 3 ermöglicht ein Abschalten der Bildfläche für besonders hohe Schreibgeschwindigkeiten.

Bild 7 zeigt das Steuerregister 2 (Control Register 2). In Bit 0 und 1 wird die Vektordarstellung codiert, die von „durchgehend“ bis „strichpunktiert“ reicht

	.phex .pabs .loc 100h /* Beispielprogramm /* Rolf - Dieter Klein 25.1.81	9146 CD 0109 9147 7D 914A D375 914C 7C 914D D377 914F C9	@; @setbit: @call wait @mov a,l @out deltax @mov a,l @out deltay @ret @; @;
0100 C3 017F	jmp start ;hauptprogramm ct: jmp 0f003h ;eingabe von Konsole nach a co: jmp 0f009h ;ausgabe auf Konsole von c .insert vidins.asm ;insert videotopackage @port = 70h ;16 Adressen belegt von da ab @status=port @cmd=port @ctrl1=port+1 @ctrl2=port+2 ;befehls Kanal @size=port+3 ;character size @deltax=port+5 ;Abstand x @deltay=port+7 ;Abstand y @msbx=port+8 ;register hoherwertig @msbx=port+9 ;register niedrigerwertig @msby=port+0ah ;register hoherwertig @lsby=port+0bh ;register niedrigerwertig @lpx=port+0ch ;x lightpen @lpy=port+0dh ;y lightpen @; @; @openSel=0 ;CMD Code Definitionen @erasel=1 ;eraser select @pendow=2 ;eraser/pen down @penup=3 ;eraser/pen up @clear=4 ;clear screen @resxy=5 ;reset x,y to 0 @resclr=6 ;reset x,y to 0 and clear screen @ctrlall=7 ;fall reg zu 0, o.size zu min, clear screen @lightini=8 ;light pen init @lightin2=9 ;light pen init @blank=0ah;5 x 8 acc osize field @square=0bh;4 x 4 field @scan=0ch ;screen scanning acc pen, eraser @resy=0dh ;reset x @resy=0fh ;reset y @dma=0fh ;dma req for next free cycle @;	9150 CD 0146 9153 3E10 9155 CD 0113 9158 3E12 915A CD 0113 915D 3E16 915F CD 0113 9162 3E14 9164 C3 0113 9167 CD 0109 916A 7D 916B D375 916D 3E16 916F C3 0113	;delta x,y set Hay Lex ;rechteck: ;x,y auf linker unterer Ecke @ ;h=hohe l-breite @call setbit ;deltax und deltay belegen @mov a,00010000b ;x>0 y>0 @call cmdout @mov a,00010010b ;x>0 y>0 @call cmdout @mov a,00010010b ;x=0 y<0 @call cmdout @jmp cmdout ;ende rechteck @line: ;zeile von links nach rechts @ ;laenge in l . x,y bereits gesetzt @call wait @mov a,l @out deltax ;belegen nur x @mov a,00010000b ;nur delta x y=0 mit x>0 @jmp cmdout @; @; @vektor: ;in a vorzeichenmaske @ ;0 : x,y >0 @ ;1 : x<0 ,y>0 @ ;2 : x>0 ,y<0 @ ;3 : x>0 ,y>0 @ ; in h y betrag @ ; in l x betrag @push psw @call setbit ;richtung belegen @pop psw @lcl @ani 0119b ;maske @ori 00010001b ;Basis Befehl @jmp cmdout @; @; @; ende insert package @; start: call init ;init GPD mvi a,22h ;CSIZE doppelt hohe u breite Set rft call setosi mvi h,23h ;y mvi l,10 ;x call setxy lxi h,heading call print ;Ausgabe Ueberschrift i ; schraege Schrift mvi a,23h ;zwei breit x und drei y call setosi mvi a,0100 ;mode call wait out ctrl2 i mvi h,20h mvi l,10 call setxy lxi h,subtitle call print i umranden mvi h,20h ;lxi h, besser aber hier wegen mvi l,4 ;Verstaendnis mit mvi call setxy mvi h,48 ;hoeh mvi l,118 ;breite call setxy ;umranden i mvi a,11h ;normale schrift call setosi mvi a,0000 ;imode schrift call wait out ctrl2 i fall zeichen ausgeben mvi h,188 mvi l,10 call setxy mvi a,29h ;20h bis 3fh mvi b,32 ..lp: push psw
0101 C3 F003			
0102 C3 F009			
0078			
0079			
007A			
007B			
007C			
007D			
0080			
0081			
0082			
0083			
0084			
0085			
0086			
0087			
0088			
0089			
008A			
008B			
008C			
008D			
008E			
008F			
0109 F5	Wait: ;warten bis GPD fertig @push psw	9172 F5 9173 CD 0146 9176 F1 9177 87 9178 E406 9179 F611 917C C3 0113	
0109			
010A	DB70 @in status		
010C	E604 @ani 00000100b ;busy flag		
010E	CA 010A @jz ..lp ;low dann warten bis fertig		
0111	F1 @pop psw ;OK fertig		
0112	C9 @ret		
0113	@;		
0113	@cmdout: ;ein A Befehl der auf CMD ausgegeben @werden soll.		
0113	CD 0109 @call wait ;warten bis GPD fertig mit vorgehenden ef		
0116	D370 @out cmd ;ausgabe A	9184 CD 0126 9187 26E6 9189 2E0A 918B CD 0137 918E 21 028B 9191 CD 012C	call setosi mvi h,23h ;y mvi l,10 ;x call setxy lxi h,heading call print ;Ausgabe Ueberschrift i
0118	C9 @ret		
0119	@init:		
0119	3E97 @mvi a,ctrlall	9194 3E23 9195 CD 0126 9199 3E64 919B CD 0109 919E D372	call init ;init GPD mvi a,22h ;CSIZE doppelt hohe u breite Set rft call setosi mvi a,0100 ;mode call wait out ctrl2 i
011B	CD 0113 @call cmdout		
011E	3E93 @mvi a,3 ;pen down, pen	91A0 26C8 91A2 2E0A 91A4 CD 0137 91A7 21 0295 91AA CD 012C	call setosi mvi h,23h ;zwei breit x und drei y call setosi mvi a,0100 ;mode call wait out ctrl2 i
0120	CD 0109 @call wait		
0123	D371 @out ctrl1	91A8 26C8 91A9 2E0A 91A4 CD 0137 91A7 21 0295 91AA CD 012C	call setosi mvi h,23h ;zwei breit x und drei y call setosi mvi a,0100 ;mode call wait out ctrl2 i
0125	C9 @ret		
0126	@;		
0126	@;		
0129	D373 @out osize	91AD 26C8 91AE 2E04 91B1 CD 0137 91B4 2630 91B6 2E76 91B8 CD 0150	call setosi mvi h,23h ;zwei breit x und drei y call setosi mvi a,0100 ;mode call wait out ctrl2 i
012B	C9 @ret		
012C	@;		
012C	@print: ;ausgabe von texten und cmd sequenzen @ ;hl zeigt auf den start des buffers @ ;0fh (dma) ist ende zeichen, da nicht @ ;gebraucht wird.	91B9 3E11 91BD CD 0126 91C0 3E00 91C2 CD 0109 91C5 D372	call setosi mvi h,48 ;hoeh mvi l,118 ;breite call setxy mvi a,11h ;normale schrift call setosi mvi a,0000 ;imode schrift call wait out ctrl2 i
012C	7E @mov a,m	91C7 26BC 91C9 2E0A 91CB CD 0137 91CE 3E20 91D0 0620	call setosi mvi h,188 mvi l,10 call setxy mvi a,29h ;20h bis 3fh mvi b,32 ..lp:
012D	FE0F @cp1 dma		
012F	C8 @nz		
0130	CD 0113 @call cmdout ;ausgabe des befehls		
0133	23 @inx h ;next adress		
0134	C3 012C @jmp print ;bis 0fh kommt.		
0137	@;		
0137	@setxy: ;x und y belegen @ ;H=y und L=x msb auf 0 setzen	91D2 F5	call setosi mvi a,0000 ;imode schrift call wait out ctrl2 i
0137	CD 0109 @call wait		
013A	AF @xra a		
013B	D378 @out msbx		
013D	D37A @out msby		
013F	7D @mov a,l		
0140	D379 @out lsbx		
0142	7C @mov a,h		
0143	D37B @out lsby		
0145	C9 @ret		

und für alle Vektorbefehle gilt. Die Bits 2 und 3 bestimmen die Schriftart für den Zeichengenerator. Dabei kann zwischen „horizontal“ und „vertikal“ gewählt werden sowie zwischen „gerade“ und „kurativ“. Geschrieben wird immer bei der aktuellen X/Y-Position. Nach dem Schreiben rückt die Position auf die markierte Stelle vor.

Ein Register, das auch für den Zeichengenerator Bedeutung hat, ist in Bild 8 dargestellt. Es bestimmt

die Abmessungen der Zeichen. Für jede Richtung, X und Y, kann ein eigener Vergrößerungsfaktor (1...16) programmiert werden. X- und Y-Vorschub werden immer entsprechend ausgeführt. Die Belegung der Lichtgriffelregister gibt Bild 9 wieder. Hier werden die Koordinaten in 4er-Schritten abgelegt. Ein Beispielprogramm zeigt Bild 10.

Literatur

[1] Datenblätter der Firma Thomson-CSF/EFCIS

```

0103 C5 push b
0104 CD 0113 call cmdout
0107 C1 pop b
0108 F1 pop psw
0109 3C tnr_a
010A 05 dor b
010B C2 0102 jnz ..lp
010E 26B4 mvi h,180
0109 2E0A mvi l,18
01E2 CD 0137 call setxy
01E5 3E40 mvi a,40h
01E7 0620 mvi b,32
..lp1:
    F5 push psw
    C5 push b
    CD 0113 call cmdout
    C1 pop b
    F1 pop psw
    3C tnr_a
    05 dor b
    C2 01E9 jnz ..lp1
;
01F5 26AC mvi h,172
01F7 2E0A mvi l,10
01F9 CD 0137 call setxy
01FC 3E68 mvi a,00h
01FE 0620 mvi b,32
..lp2:
    F5 push psw
    C5 push b
    CD 0113 call cmdout
    C1 pop b
    F1 pop psw
    3C tnr_a
    05 dor b
    C2 0208 jnz ..lp2
;
; gestrichelte Linie ausgeben
020C 3E03 mvi a,0011b ;strichpunkt - - .
020E CD 0109 call wait
0211 D372 out ctrl2
0213 26AA mvi h,178 ;y
0215 2E08 mvi l,0 ;ganzen Bereich
0217 CD 0137 call setxy
021A 2EFF mvi l,255 ;breite
021C CD 0167 call line ;
021F 2664 mvi h,100 ;noch eine
0221 2E08 mvi l,0
0223 CD 0137 call setxy
0226 2EFF mvi l,255
0229 CD 0167 call line ;
;
; animated picture
; linie normal
0230 D372 call wait
0232 2687 mvi h,135 ;start hohe
0234 2E08 mvi l,0 ;links
0236 06E6 mvi b,230 ;anzahl Bewegungen
;
..lp3:
0238 CD 0137 call setxy
023B 3E01 mvi a,pensel
023D CD 0113 call cmdout ;loeschmode
0240 E5 push h
0241 C5 push b
0242 21 0290 lxi h,fig ;erst loeschen
0245 CD 012C call print ;damit am schluss stehen bleibt
0248 C1 pop b
0249 E1 pop h
;
; verschieben um eins nach rechts
024A 2C tnr_l
024B CD 0137 call setxy
;
024E 3E08 mvi a,pensel ;setzen
0250 CD 0113 call cmdout
0253 E5 push h
0254 C5 push b
0255 21 029D lxi h,fig
0258 CD 012C call print
025B C1 pop b
025C E1 pop h
;
025D E5 push h
025E C5 push b
025F 7D mov a,l ;x
0240 E68F ani @fh
0262 2011 jnz ..skp
;
alle 16 mal
0264 7D mov a,l
0265 C68B adi 11
0267 6F mov l,a
0268 7C mov a,h
0269 C689 adi 9
026B 67 mov h,a
026C CD 0137 call setxy
026F 21 0283 lxi h,fig1
0272 CD 012C call print
0275 ..skip:
0275 C1 pop b
0276 E1 pop h
;
0277 11 0320 lxi d,800
027A CD 0284 call warte ;warten
027D 05 dor b
027E C2 0238 jnz ..lp1
;
;
0281 CD F81E call 0FB1EH ;monitor
;
0284 1B warte:
0285 7B dex d
0286 B2 mov a,e
0287 C2 0284 ora d
0288 C9 jnz warte
028A ret
;
;
; Texte und Daten
;
heading:
028B 474458262639 .ascii 'GDP 93\
0291 333635 \63'
0294 0F .byte dma subtitle:
0295 54686F6D736F .ascii 'Thomson\' \
0298 6E .byte dma
029C 0F .byte dma
;
; Figure fuer animated picture
;
029D fig:
;1 dx dy dy dir dir dir
;
0290 FA .byte 11111010b
029E D2 .byte 11010010b
029F A9 .byte 10101010b
02A0 FB .byte 11111000b
02A1 AD .byte 10101101b
02A2 D4 .byte 11010100b
02A3 FB .byte 11111000b
02A4 F8 .byte 11111000b
02A5 D2 .byte 11010010b
02A6 08 .byte 11100000b
02A7 D4 .byte 11010100b
02A8 A0 .byte 10101101b
02A9 D4 .byte 11010100b
02AA AF .byte 10101111b
02AB AE .byte 10101100b
02AC AC .byte 10101100b
02AD AE .byte 10101110b
02AE AA .byte 10101010b
02AF FE .byte 1111110b
02B0 D4 .byte 11010100b
02B1 FE .byte 1111110b
02B2 AC .byte 10101100b
02B3 AE .byte 10101110b
02B4 AA .byte 10101010b
02B5 AE .byte 1010110b
02B6 AB .byte 10101011b
02B7 0F .byte dma ;ende figure
;
fig1:
02B8 B3 .byte 10110011b
02B9 A9 .byte 10101001b
02BA 08 .byte 11010000b
02BB AD .byte 10101101b
02BC 07 .byte 11010111b
02BD AE .byte 1010110b
02BE 9F .byte 0ma
;
;
.end

```

Bild 10. Beispielprogramm für die Programmierung des Grafikprozessors, es beinhaltet einige nützliche Modulen zur Ansteuerung. Das Hauptprogramm erzeugt das Foto auf Seite 63. Im Listing sind die allgemein verwendbaren Modulen mit dem Zeichen @ versehen

11. Abb. 5.8 zeigt das Oszilloskopogramm einer einzelnen Zeile. Dabei müssen dort Zeichen handen sein. Dazu wurde hier mit einem verzögerten Triggersignal gearbeitet und gezeigt wurde mit Hilfe des gesamten BAS-Signals aber auf dem vertikalen A init. d nun auf das Zeilensignal ohne Verzögerung getriggert, so ist die Zeile im Prinzip h so erkennbar, aber der Informationsinhalt nicht so klar zu sehen. Erscheint das Sig wie angegeben, so muß auf dem Monitor bereits ein Bild sichtbar sein.

12. Ist die Tastatur nach dem vorherigen Abschnitt aufgebaut und stimmt die Schalstellung, so müssen sich nun bei Vorhandensein des Monitorprogramms Befehle einlesen lassen und auf dem Bildschirm erscheinen. Nach dem RESET muß der Bildschirm zunächst gelöscht werden und dann die Monitormeldung in der oberen Hälfte erscheinen. Wird eine Taste der Tastatur betätigt, so muß der Befehl auf dem Bildschirm ausgegeben werden. Test z. B. Eingabe der Sequenz:

D100 200cr

steht dabei für die Betätigung der Taste carriage return (Wagenrücklauf).

Auf dem Bildschirm muß der Inhalt des Speicherbereichs 100 bis 200 in hexadezimaler Schreibweise ausgegeben werden, siehe auch den Softwareabschnitt zum Monitorprogramm.

graphisches Datensichtgerät

seitlich mehr Möglichkeiten als das alphanumerische Sichtgerät bietet eines mit grafischen Fähigkeiten. Zum Glück gibt es heute sehr hoch integrierte Bausteine, die einen Aufbau sehr erleichtern. Wir verwenden einen sogenannten Graphik-Prozessor, den EF 9366, der neben den Bildsignalen auch Vektoren und Buchstaben in den Bildwiederholspeicher einschreiben kann und dies sehr schnell.

Bei dem alphanumerischen Datensichtgerät wurde jedem Code in Speicher ein Zeichen auf dem Bildschirm zugeordnet. Ein Zeichen bestand aus mehreren Bildpunkten. Wir wollen nun jedem Bit des Bildwiederholspeichers genau einen Punkt auf dem Bildschirm ordnen.

Dazu benötigt man natürlich einen viel größeren Bildwiederholspeicher. Sollen 512 mal 6 Punkte dargestellt werden, so werden 131072 Speicherzellen benötigt, also 128K Bit ($= 1024 \times 1024$).

Wenn man diesen Speicher in 8-er Gruppen aufteilt, so ergibt sich eine Kapazität von 1 K Byte.

Bei unserem Datensichtgerät wollen wir noch einen Schritt weiter gehen: wir wollen unabhängige Bildebenen darstellen. Abb. 5.3.21 zeigt das Schema. Dann kann man nämlich in einer Bildebene ein Bild einschreiben und gleichzeitig eine andere betrachten. Es benötigen somit 64K Byte Bildwiederholspeicher. Von den vier Bildebenen kann aber nur eine sichtbar sein. Sollen zwei scheinbar gleichzeitig abgebildet werden, so muß man sie schnell, am besten im 20ms-Takt hin- und herschalten. Nun aber zum Aufbau des Graphik-Datensichtgerätes.

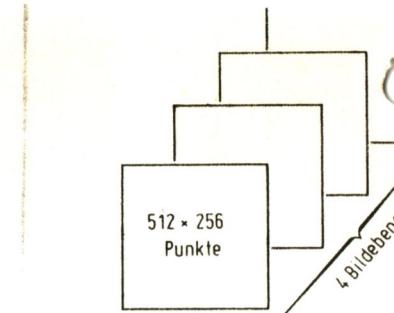


Abb. 5.3.21 Bildebenen

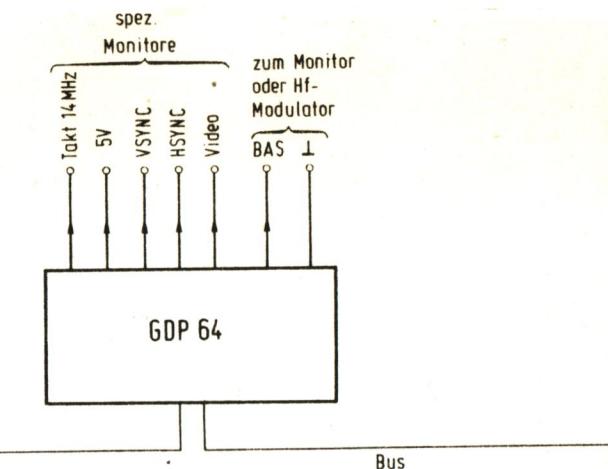


Abb. 5.3.22 Die GPD64-Baugruppe

Abb. 5.3.22 zeigt den Anschluß an die Außenwelt. Die Leiterplatte GPD64 liefert mehrere Ausgangssignale. Zum einen das schon bekannte BAS-Signal, das an einem Monitor oder HF-Modulator geleitet werden kann und die komplette Bildinformation beinhaltet. Dann sind aber noch die Signale Video, -HSYNC, -VSYNC, +5V und Takt herausgeführt. Diese Leitungen können für spezielle Monitore oder HF-Modulatoren verwendet werden, die das BAS-Signal nicht direkt verarbeiten können.

Abb. 5.3.23 zeigt die Gesamtschaltung. Der Graphikprozessor steht im Mittelpunkt der Schaltung, links neben ihm befindet sich die Ansteuerschaltung zur Anpassung an den CPU-Bus, rechts der Bildwiederholspeicher und die Taktzeugung.

Die Schaltung arbeitet mit einem 14 MHz Takt, aus dem alle wichtigen Signale abgeleitet werden. Der 74LS163 erzeugt daraus unter anderem einen 1.75 MHz Takt, der den EF 9366 versorgt. Der Bildwiederholspeicher besteht aus dynamischen Speichern des Typs 4164; hier können alle gängigen 64K x 1 Speicher verwendet werden, die einen 128 Refresh-Zyklus haben (im Datenblatt des Herstellers angegebenen). Nicht verwendet kann man dynamische Speicher und einem 256-Refresh-Zyklus. Da auf dem freien Markt beide Speichertypen vorkommen, ist Vorsicht geboten. Die Speicher NEC 4164-2, Hitachi HM 4864, Mitsubishi MK 4164 sind z. B. für uns einsetzbar.

Der Begriff Refresh-Zyklus fiel soeben, was ist das. Wir hatten bisher nur sogenannte statische Speicher verwendet. Bei diesen Speichern geschieht die Informationspeicherung mit Hilfe von Flip-Flops. Diese Flip-Flops können z. B. aus zwei Transistoren bestehen, von denen immer einer leitet. Je nach dem, welcher der beiden Transistoren leitet, ist eine 0 oder eine 1 gespeichert. Bei den dynamischen Speichern wird die Information in einem Kondensator gespeichert, dem ein Transistor zur Ansteuerung zugeordnet ist. Der Kondensator trägt entweder Ladung oder nicht und kann damit eine Information speichern. Leider entlädt sich der Kondensator in einigen Millisekunden, und die Ladung des Kon-

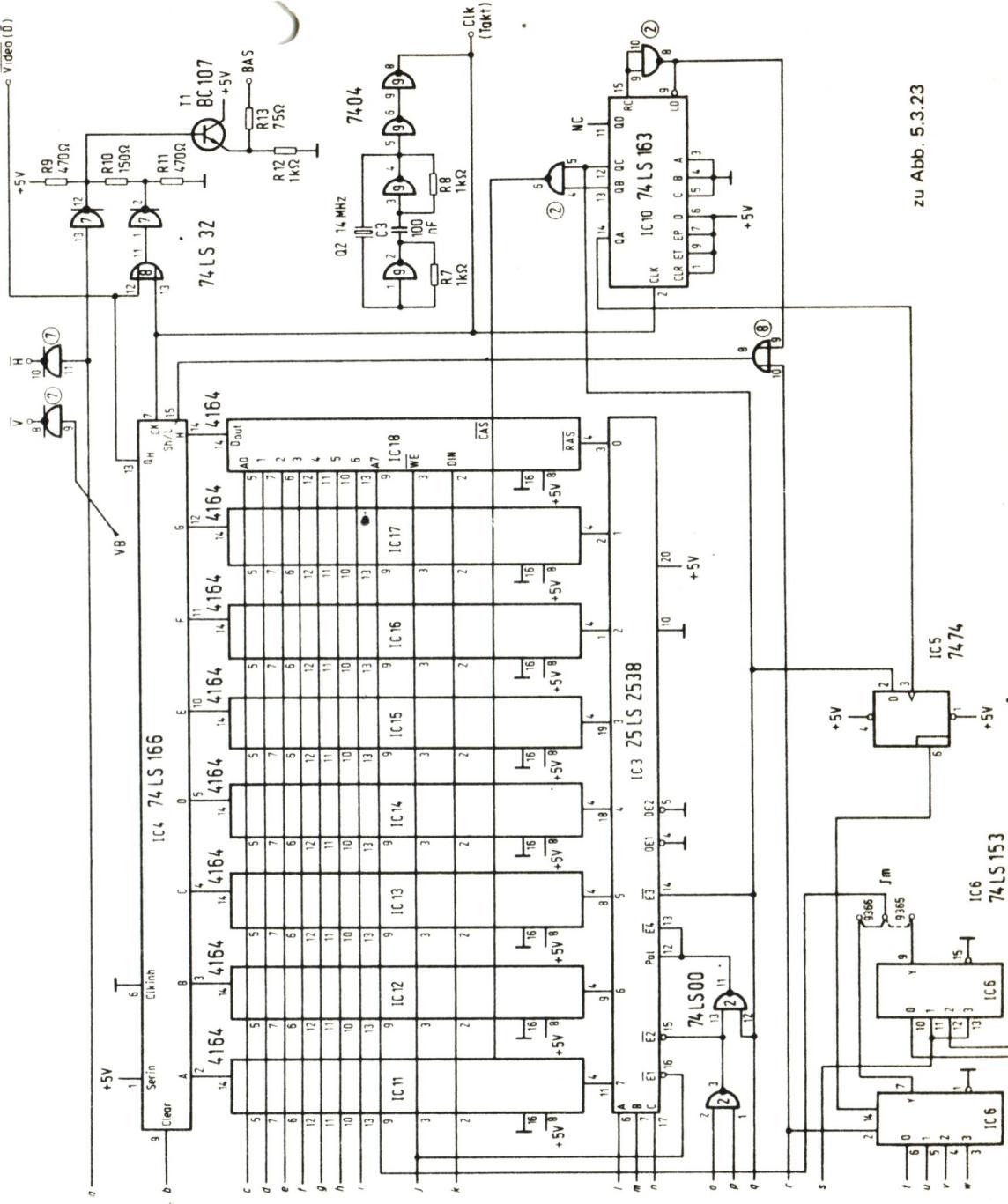
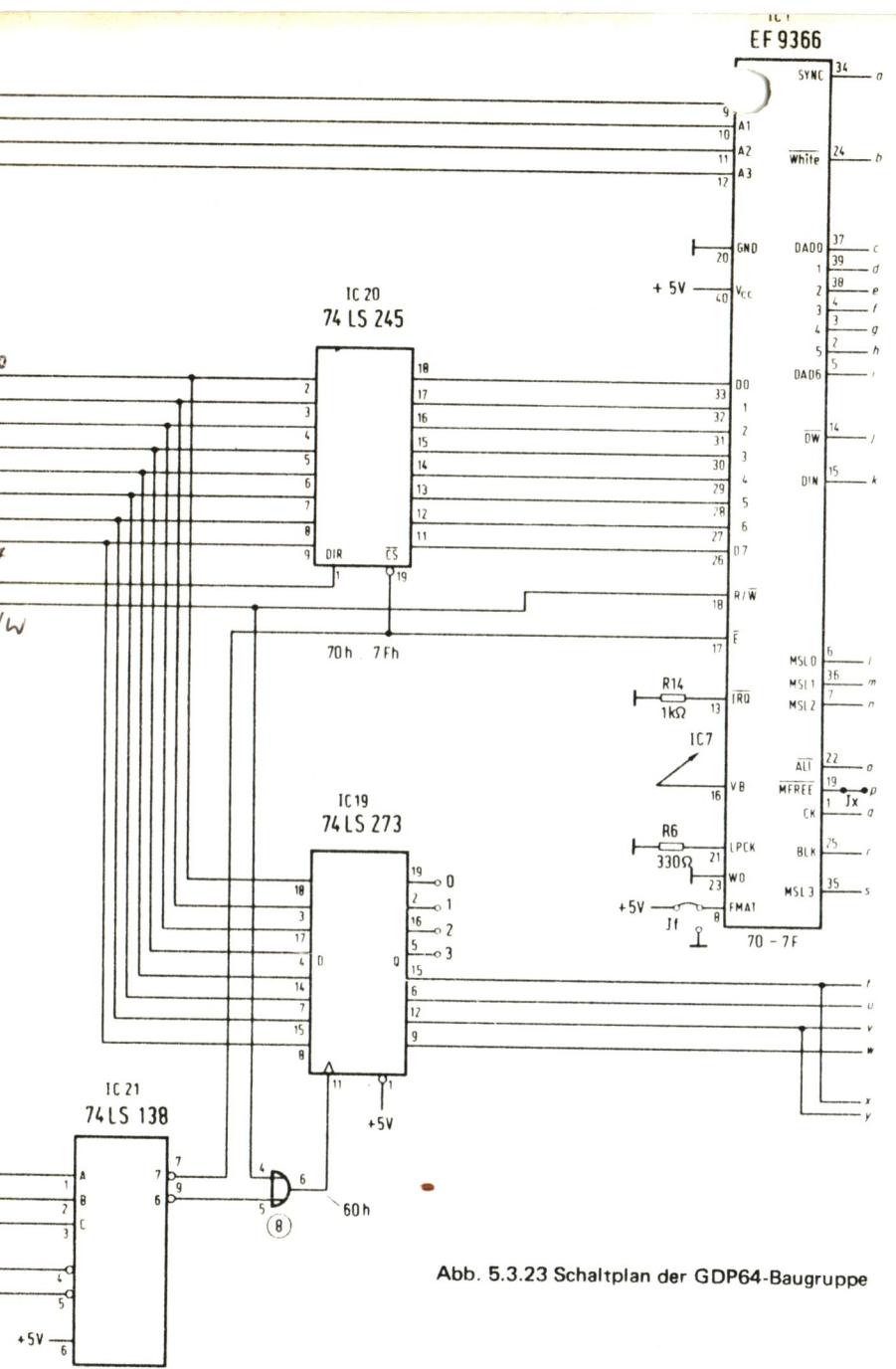


Abb. 5.3.23 Schaltplan der GDP64-Baugruppe

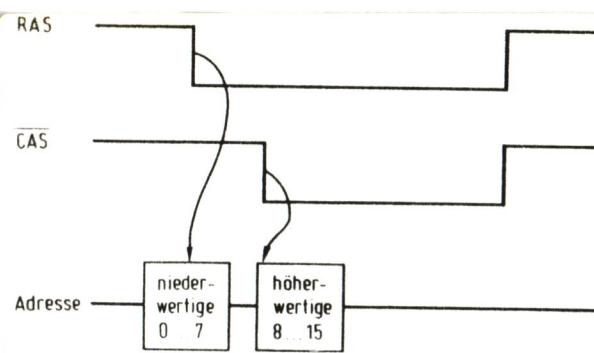


Abb. 5.3.24 Multiplex der Adressen

densators muß periodisch wiederaufgefrischt werden, daher der Begriff REFRESH. Der Refresh geschieht durch Anwahl einer Speicherreihe, wobei je nach Speichertyp 128 Reihen oder 256 Reihen angesprochen werden müssen, und damit automatisch 512 oder 256 Speicherzellen auf einmal regeneriert werden. Die Speicher besitzen nur 8 Adresseingänge jedoch braucht man 16 Adresseleitungen, um 64K Bit zu adressieren. Die Adressen werden daher zeitlich nacheinander übertragen, und um das zu steuern, gibt es zwei Eingänge, CAS und RAS genannt. Mit RAS wird zuerst die niederwertige Adresse (Row) in den Speicher eingegeben und dort gemerkt; mit CAS wird dann der höherwertige Teil eingespeichert. Abb. 5.3.24 zeigt den Vorgang. Man sagt auch, die Adressen werden „gemultiplext“.

Diesen Vorgang übernimmt bei uns der EF9366, er liefert bereits das fertige Adresseingangssignal. Der EF9366 ist aber eigentlich nur für eine Bildebene zuständig, daher besitzt er auch nur 6 Adresseausgänge für 16K Adreßraum. Wir wollen aber vier Bildseiten ansprechen. Die Adreßerzeugung übernimmt bei uns das IC6 und ein Teil von IC 5. An das IC5 gelangt eine 4Bit-Seitenadresse vom Zwischenspeicher 74LS273. Die beiden Bits 4 und 5 bestimmen die Leseseite und die Bits 6 und 7 die Schreibseite. Der Multiplexer erhält die Information, ob gelesen oder geschrieben wird, über das Signal BLK. Das Signal DW, das eigentlich den Schreibvorgang kennzeichnet, ist leider zu zeitkritisch. BLK gibt den Rahmen des Bildes an, also ob sich der Schreibstrahl in sichtbaren oder unsichtbaren Teil des Bildes befindet. Da immer nur im unsichtbaren Teil geschrieben wird, ist er auch als Information über einen möglichen Schreibvorgang verwendbar. Beim schnellen Bildschirmlöschen, einem Befehl an den GDP (den Graphic Display Processor), ist jedoch dies nicht der Fall und muß in der Software berücksichtigt werden. Das GRUNDPROGRAMM, wie es im Softwareabschnitt dieses Buches vorgestellt wird, berücksichtigt alle diese Punkte.

Abb. 5.3.25 zeigt ein paar wichtige Signalformen, die auch zur Fehlersuche dienen können.

Der 74LS166 ist ein Schieberegister und dient dazu, die Bildinformation, die dort parallel ankommt, nacheinander herauszuschieben, um das Videosignal zu bilden. Es wird

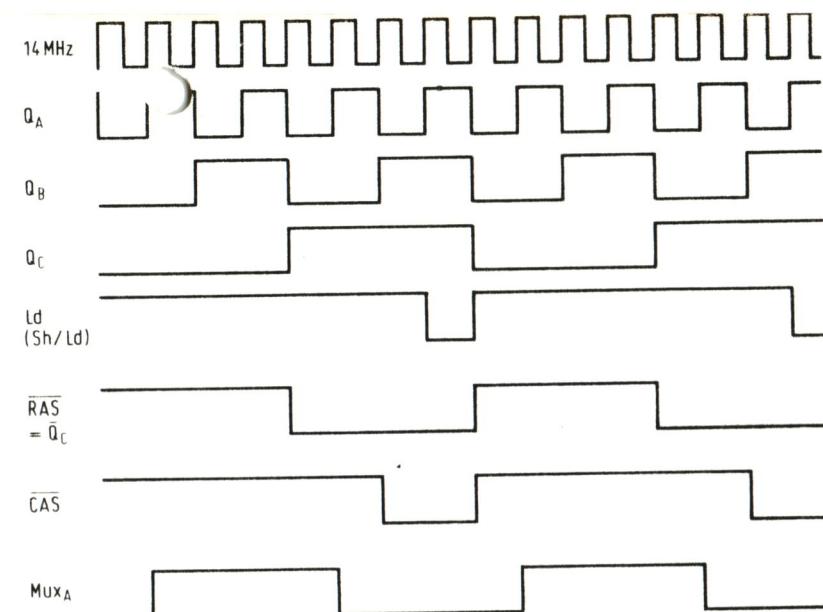


Abb. 5.3.25 Das Timing der GDP-Steuerung

dann zusammen mit den Synchronsignalen zu einem BAS-Signal gemischt, wie wir es schon von der alphanumerischen Anzeige her kannten. Der BAS-Mischer besteht aus den Widerständen R9, R10 und R11. R11 kann auch weggelassen werden; dann ergibt sich eine höhere Ausgangsspannung am BAS-Ausgang, was bei manchen Monitoren günstiger ist und ein helleres Bild ergibt.

Beginnen wir mit dem Aufbau der Baugruppe GDP64. Abb. 5.3.26 zeigt die Lötseite der Leiterplatte, Abb. 5.3.27 die Beschriftungsseite und Abb. 5.3.28 den Bestückungsplan, Abb. 5.3.29 zeigt ein Foto der Leiterplatte.

1. Begonnen wird mit dem Einlöten aller IC-Sockel und aller passiven Bauteile (Widerstände, Kondensatoren und Quarz).
2. Einsetzen des IC9 (7404). Nun kann die Spannungsversorgung eingeschaltet werden. Am Ausgang des Oszillators, Pin 8 des ICs 7404, muß ein Takt von 14MHz erscheinen.
3. Wenn ja, so können alle restlichen Bauteile, außer EF9366 und der Speicherbausteine 4164 eingesetzt werden.
4. Einschalten der Spannungsversorgung. An Pin 1 des EF9366 muß ein 1.75 MHz Signal erscheinen.
5. Pin 9 des IC 10 muß kleine, nach DV gehende Impulse tragen, wie in Abb. 5.3.25 (Ld) gezeigt.
6. Nun kann der Graphikprozessor EF 9366 eingesetzt werden. Zuvor unbedingt die Spannungsversorgung abschalten.

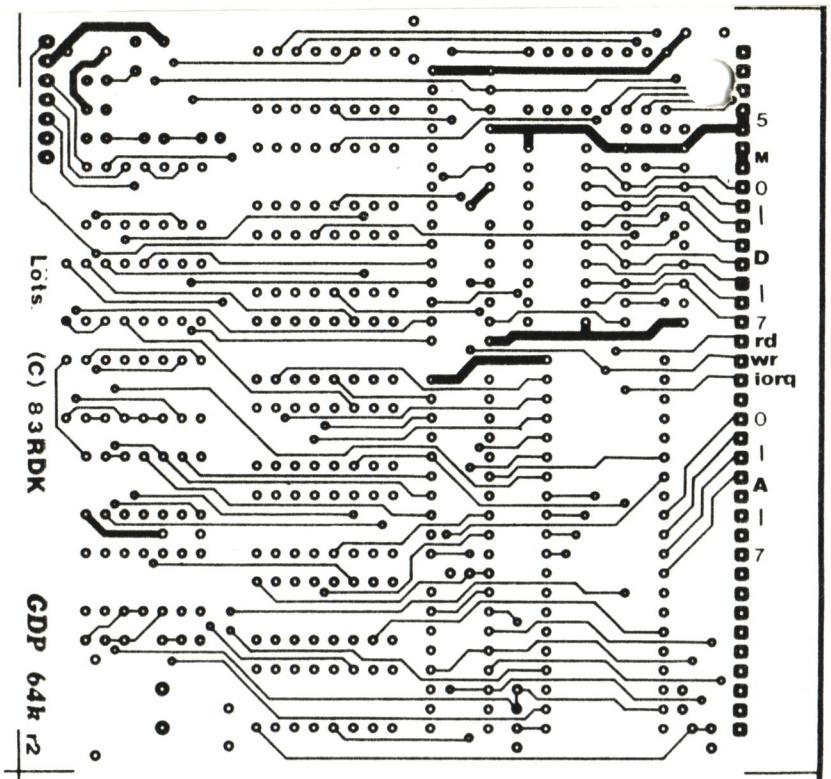


Abb. 5.3.26 Lötseite der Leiterplatte GDP64

7. Nach Abschluß des BAS-Signals an einen Monitor muß nach dem Einschalten der Spannungsversorgung auf dem Bildschirm ein dunkles, leicht abgegrenztes Feld erscheinen. Nicht alle Bildschirme lassen es erkennen, jedoch muß in jedem Fall ein stehendes Bild erzeugt werden. Mit dem Oszilloskop müssen am BAS-Ausgang die Synchronimpulse erkennbar sein, jedoch noch ohne Bildinformation. Wird nun z. B. an einem der ICs 11 bis 17 (Speicherbausteine) PIN 14 auf Masse geschaltet, so müssen senkrechte Linien auf dem Bildschirm erscheinen. Wird Pin 14, eines der Speicherbausteine, auf eine der Adressen DAD0 bis DAD6 geschaltet, so muß sich ein abgegrenztes Bildmuster ergeben. Darin können auch kleine Störungen sichtbar sein, die vom Multiplexvorgang des GDPs herrühren.

8. Messen an Pin 8 der Speicher-ICs. Dort liegt +5V. Die Speicher-ICs haben nicht die gängige IC-Beschaltung; die Polarität ist gerade umgekehrt.

9. Einsetzen der Speicher-ICs. Erneutes Einschalten der Versorgungsspannung.

10. Ist bereits das GRUNDPROGRAMM aus dem Softwarekapitel mit der SBC-2-Karte vorhanden, so muß auf dem Bildschirm nach einer Copyright-Meldung ein blinken-

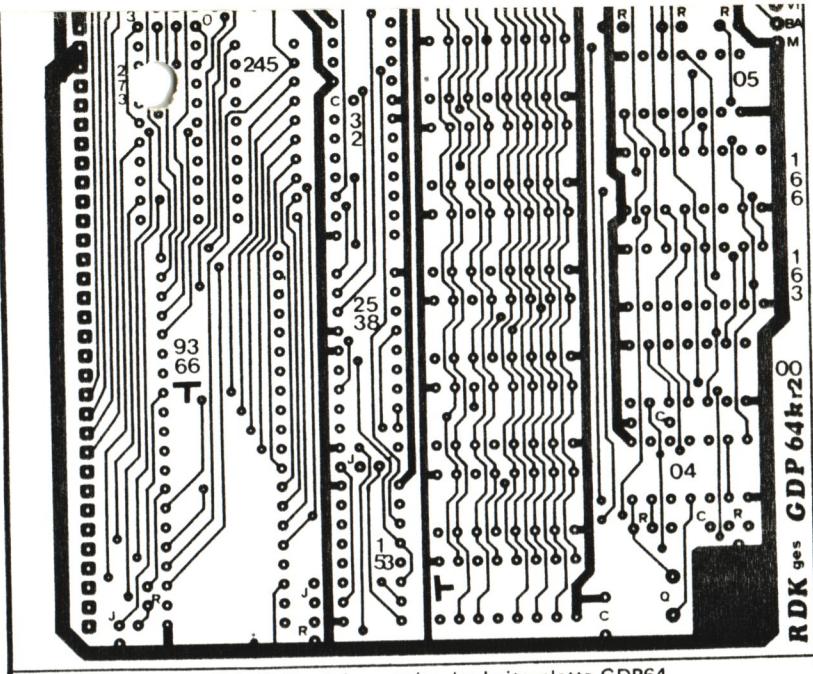


Abb. 5.3.27 Bestückungsseite der Leiterplatte GDP64

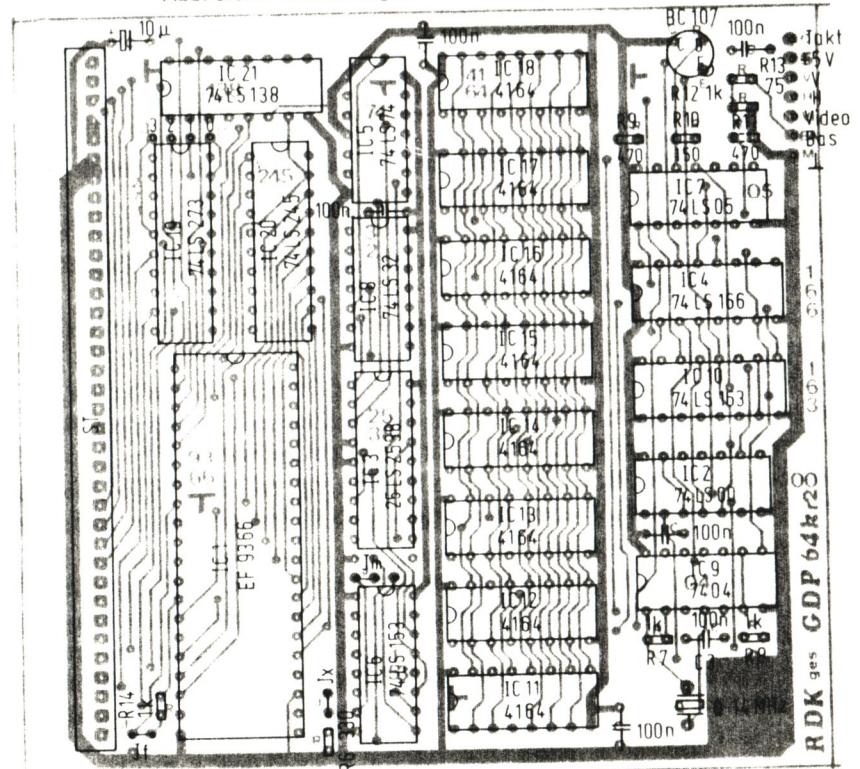


Abb. 5.3.28 Bestückungsplan der Leiterplatte GDP64

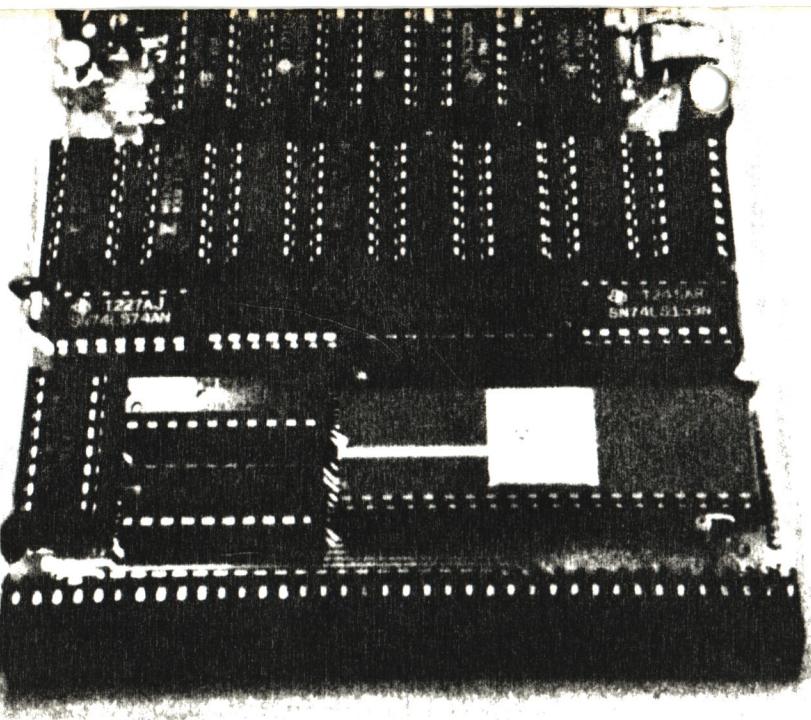


Abb. 5.3.29 Die Baugruppe GDP64

der großer Cursor mit dem Grund-Menü erscheinen, über die Tastatur, die an die Baugruppe KEY angeschlossen wurde, lassen sich dann Befehle eingeben.

11. Wird die Karte nicht mit dem Grundprogramm zusammen verwenden, so ergibt sich auch eine einfache Testmöglichkeit. Die Ausgabe des Wertes 0 an den Port 60H setzt die Schreib- und Leseseite auf 0.

12. Ausgabe des Wertes 6 an den Port 70h löscht den Bildschirm und setzt die Schreibposition auf 0,0.

13. Ausgabe des Wertes 3 an den Port 71h setzt den GDP in den Schreibmodus.

14. Ausgabe des Wertes 41h an den Port 70h lässt das Zeichen „A“ auf dem Bildschirm links unten erscheinen. Damit ist die Karte ganz gut getestet.

Diese Testausgaben lassen sich z. B. mit dem Monitor, der mit dem CRT64 zusammenarbeitet, als Q0-Befehle geben. Werden sie in einem EPROM festgehalten, so muß zuvor das Status-Register abgefragt werden.

Abb. 5.3.30 zeigt das vollständige Testprogramm, das in einem EPROM abgelegt werden kann. Es muß ein kleines A und ein großes B auf dem Bildschirm erscheinen. Das Programm ist an jeder Speicherstelle ablauffähig.

Abb. 5.3.31 zeigt die Belegung des Seitenauswahl-Ports. Er wird über die Adresse 50h angesprochen. Die unteren vier Bits sind nicht verwendet. Auf der Leiterplatte befinden

```

;***** EF9366 Testprogramm ****
;***** EF9366 Testprogramm ****
;***** EF9366 Testprogramm ****

0070      gdp    equ     70h    ;BASIS
0060      seite  equ     60h    ;Seitenadr.

0000'  AF      start: xor a
0001'  D3 60   out (seite),a ;Seite 0 verwenden
0003'  DB 70   wai1:  in a,(gdp)
0005'  E6 04   and 4
0007'  28 FA   and 4
0009'  3E 06   jr z,wai1 ;fertig
000B'  D3 70   ld a,6
000D'  DB 70   out (gdp),a ;dann Befehl
000F'  E6 04   in a,(gdp)
0011'  28 FA   and 4
0013'  3E 03   jr z,wai2 ;Loeschen
0015'  D3 71   ld a,3
0017'  3E 41   out (gdp+1),a ;warten bis GDP
0019'  D3 70   ld a,41h
001B'  DB 70   out (gdp),a ;Zeichen A
001D'  E6 04   in a,(gdp)
001F'  28 FA   and 4
0021'  3E 00   jr z,wai3 ;ausgeben
0023'  D3 73   ld a,0
0025'  3E 42   out (gdp+3),a ;Gross auch
0027'  D3 70   ld a,42h
0029'  76      out (gdp),a ;B
                                ;und ausgeben
                                halt   ;FERTIG

```

Abb. 5.3.30 Testprogramm für die GDP64-Baugruppe

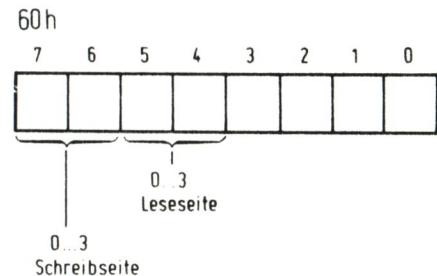


Abb. 5.3.31 Belegung des Seitenports

sich 4 Lötaugen, an denen diese vier Bits für eigene Erweiterungen zur Verfügung stehen. Wird die Leseseite unterschiedlich zur Schreibseite ausgewählt, so erfolgt ein unsichtbarer Schreibvorgang. Damit ist es möglich, ein Bild aufzubauen, ohne daß der Aufbauvorgang sichtbar wird. Nach dem Bildaufbau wird dann einfach die Lese-Seite gleich der Schreibseite gesetzt und das Bild wird sichtbar.

Nun zur Beschreibung des Graphik-Prozessors. Den inneren Aufbau zeigt Abb. 5.3.32 in einem Blockschema.

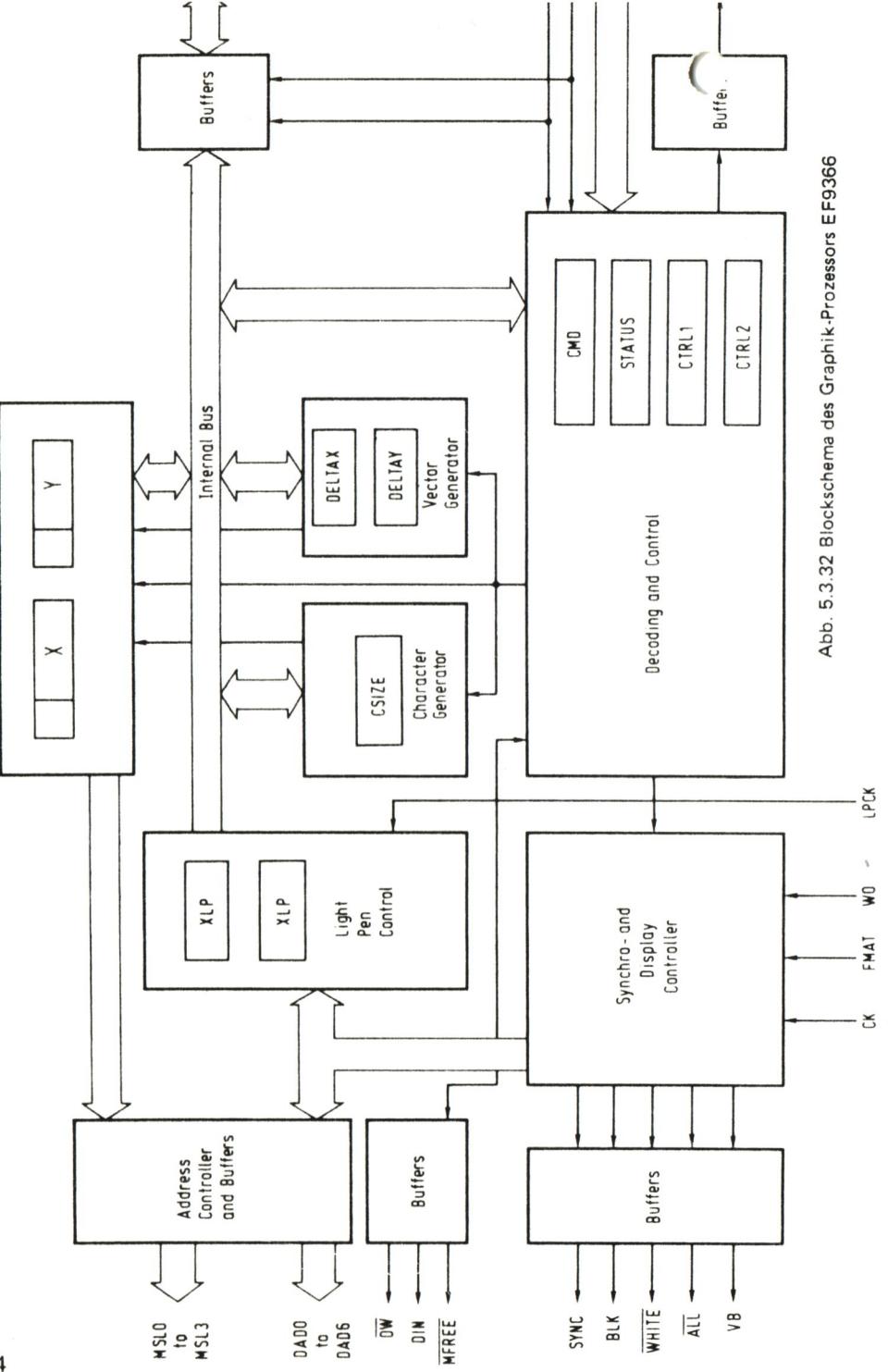


Abb. 5.3.32 Blockschema des Graphik-Prozessors EF9366

Links sind die Steuerleitungen zur Bildschirmsteuerung eingezeichnet und rechts der Teil für die CPU-Anpassung. Unten sind noch ein paar Steuerleitungen eingezeichnet. An den Eingang LPCK an ein sogenannter Lichtgriffel angeschlossen werden. Das ist ein schreibstiftförmiger Aufnehmer, der ein photoempfindliches Bauteil enthält. Wird damit der Bildschirm berührt, ergibt sich am Ausgang ein Impuls, sobald der Strahl der Bildröhre am Aufnehmer vorbeikommt. Dadurch ist die Position des Lichtgriffels bestimmt und kann vom GPD weiter verwendet werden.

FMAT dient zur Formatauswahl; beim EF 9366 jedoch muß der Eingang auf +5V liegen. Es gibt noch ein paar andere GDPs der gleichen Serie. Mit dem EF 9365 läßt sich ein Bildfenster von 512 mal 512 Bildpunkten darstellen; auch dazu ist unsere Schaltung fähig, es muß nur die Brücke Jm umgestellt werden. Dann hat man zwei Bildseiten mit 512 mal 512 Bildpunkten. Die Software im GRUNDPROGRAMM unterstützt diesen Prozessor jedoch nicht. Dann gibt es noch den neueren EF 9367. Er arbeitet mit 12MHz anstelle des 14MHz Quarzes und besitzt ein breiteres Bildfenster, das ein 4 zu 3 anstelle des 1 zu 1 Seitenverhältnisses hat. Er kann auch mit unserer Leiterplatte verwendet werden.

ADDRESS REGISTER				REGISTER FUNCTIONS		Number of bits	
Binary				Hexa			
A3	A2	A1	A0		Read R/W = 1	Write R/W = 0	
0	0	0	0	0	STATUS	CMD	8
0	0	0	1	1	CTRL 1 (Write control and interrupt control)		7
0	0	1	0	2	CTRL 2 (Vector and symbol type control)		4
0	0	1	1	3	CSIZE (Character size)		8
0	1	0	0	4	Reserved		—
0	1	0	1	5	DELTAX		8
0	1	1	0	6	Reserved		—
0	1	1	1	7	DELTAY		8
1	0	0	0	8	X MSBs		4
1	0	0	1	9	X LSBs		8
1	0	1	0	A	Y MSBs		4
1	0	1	1	B	Y LSBs		8
1	1	0	0	C	XLP (Light-pen)	Reserved	7
1	1	0	1	D	YLP (Light-pen)	Reserved	8
1	1	1	0	E	Reserved		—
1	1	1	1	F	Reserved		—

Reserved: These addresses are reserved for future versions of the circuit. In read mode, output buffer DO-D7 force a high state on the data bus.

Abb. 5.3.33 Register des EF 9366

des 1 zu 1 Seitenverhältnisses hat. Er kann auch mit unserer Leiterplatte verwendet werden, jedoch sind die Brücken Jx und Jf zu trennen. Wird Jf mit Mass verbunden, wird es mit +5V verbunden (Voreinstellung) und Jm umgesetzt, so ergeben sich 2 Bildseiten mit 512 mal 512 Bildpunkten.

Ich empfehle jedoch den EF 9366 einzusetzen, da er sowohl für Graphik als auch für Text sehr gut brauchbar ist.

Nun zum internen Aufbau des EF9366 (gilt auch für die anderen Prozessoren der Serie). Abb. 5.3.33 zeigt die 16 Adressplätze, die der GDP belegt. Bei uns sind sie auf den Adressbereich 70h bis 7Fh gelegt.

Das Status-Register bei der Leseadresse 70h gibt Aufschluß über wichtige Zustände des GDPs.

Bit 0:

Ist es auf 1, so wurde eine Lichtgriffelsequenz beendet.

Bit 1:

Es entspricht dem VB-Anschluß am GDP. Damit kann also das vertikale Synchronsignal abgefragt werden. Es tritt alle 20ms auf und ist sehr nützlich für bewegte Graphiken, die synchron und flimmerfrei bleiben sollen. Das VB-Signal liegt an, wenn es auf 1 ist.

Bit 2:

Ist das Bit auf 0, so ist der GDP beschäftigt, und es darf kein Kommando an ihm gegeben werden. Man muß also vor jeder Befehlausgabe oder jedem Umsetzen eines der anderen Register darauf warten, das dieses Bit auf 1 liegt.

Bit 3:

Die Schreibposition befindet sich außerhalb des sichtbaren Berichs, wenn das Bit auf 1 ist.

Bit 4:

Lichtgriffelsequenz zu Ende -- IRQ-Signal (falls freigegeben).

Bit 5:

Vertikales Synchron-Signal – IRQ.

Bit 6:

Bereit für ein neues Kommando – IRQ.

Bit 7:

IRQ-Signal, Oder-Verknüpfung aus Bit 4 bis Bit 6.

Dann gibt es noch das Kommandoregister. Wird auf Port 70h geschrieben, so erfolgt eine Befehlausführung.

Abb. 5.3.34 zeigt die möglichen Befehle. Wird ein Code im Bereich 20h bis 7Fh ausgegeben, so wird er als ASCII-Code (siehe Abschnitt der Baugruppe KEY) betrachtet und das Zeichen auf dem Bildschirm ausgegeben. Abb. 5.3.35 zeigt den eingebauten Zeichensatz. Deutsche Buchstaben wie Ä Ö Ü müssen durch Plotten von Punkten erzeugt werden.

for b2, b1, b0 see small vectors definition		Vector generation		Special direction vectors		Small vector definition:										
b7	b6	b5	b4	b3 b2 b1 b0	Set bit 1 of CTRL1 Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1 Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Clear screen	Set bit 0 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1
0	0	0	0	0 0 0 0	Set bit 1 of CTRL1 Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1 Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Clear screen	Set bit 0 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1
0	0	0	1	0	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1 Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 0 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
0	0	1	0	1	Set bit 0 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 0 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
0	0	1	1	0	Clear bit 1 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
0	1	0	0	0	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
0	1	0	1	0	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
0	1	1	0	0	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
0	1	1	1	0	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	0	0	0	0	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	0	0	1	0	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	0	1	0	0	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	0	1	1	0	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	0	0	0	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	0	1	0	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	1	0	0	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	1	1	0	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	0	0	C	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	0	1	D	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	1	0	E	Set bit 1 of CTRL1: Pen selection	Clear bit 0 of CTRL1: Eraser selection	Set bit 1 of CTRL1: Pen/Eraser up selection	Clear bit 1 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	
1	1	1	1	F	Set bit 0 of CTRL1: Pen selection	Clear bit 1 of CTRL1: Eraser selection	Set bit 0 of CTRL1: Pen/Eraser up selection	Clear bit 0 of CTRL1: Pen/Eraser up selection	Set bit 1 of CTRL1: X and Y registers reset to 0	Clear screen set CSIZE to code „minsize“	Light pen initialization (WHITE forced low)	Light pen initialization	5x 8 block drawing (size according to CSIZE)	4x 4 block drawing (size according to CSIZE)	Screen scanning: Pen or Eraser as defined by CTRL1	

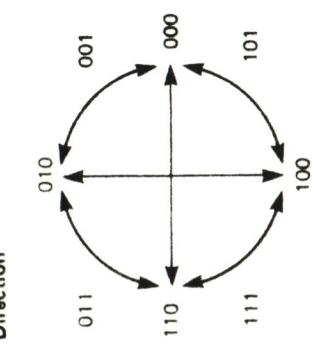


Abb. 5.3.34 Befehle 0 bis FF

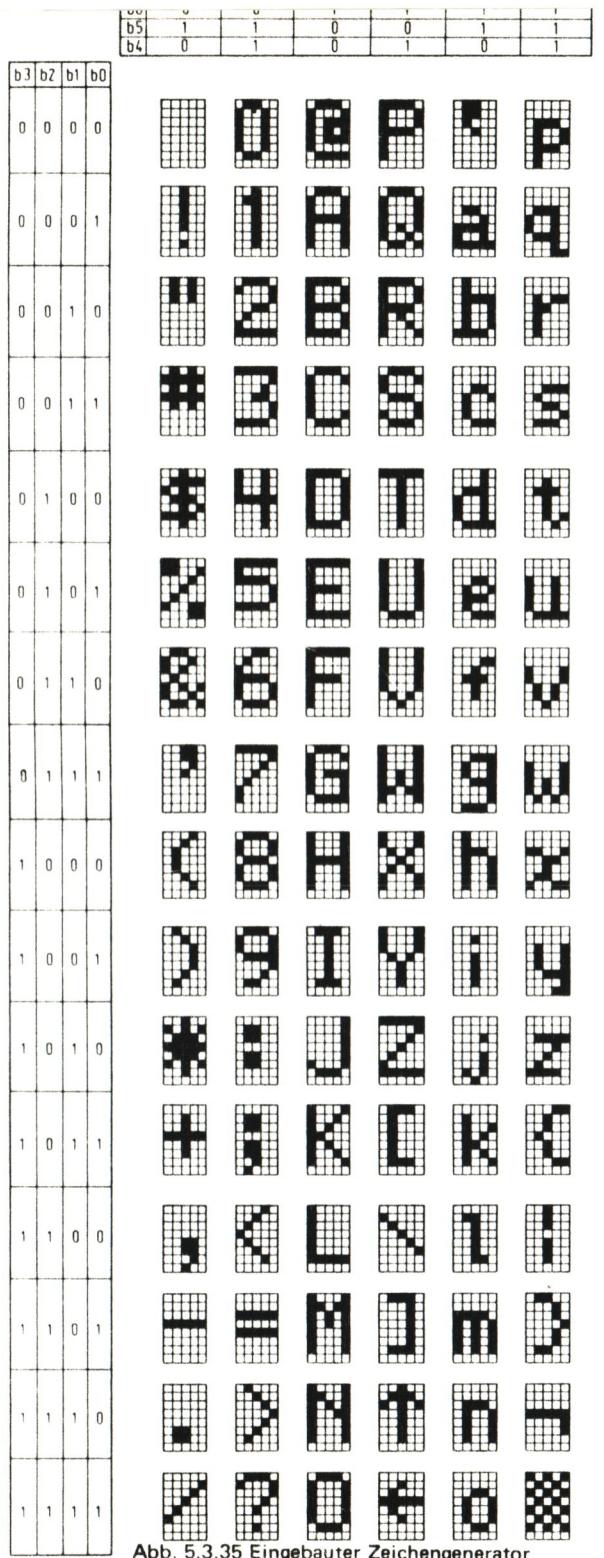
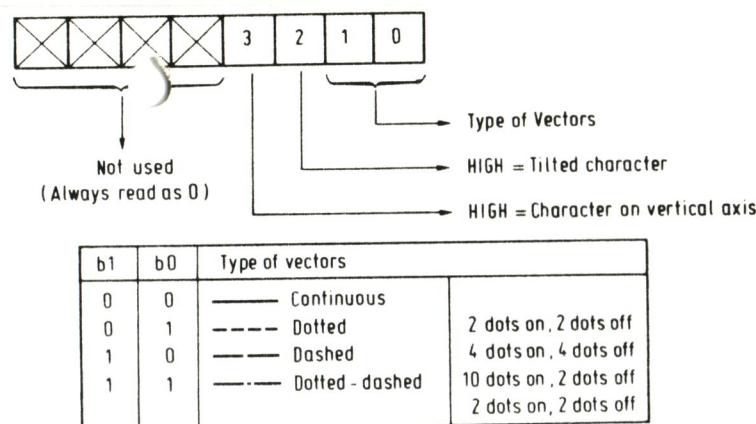
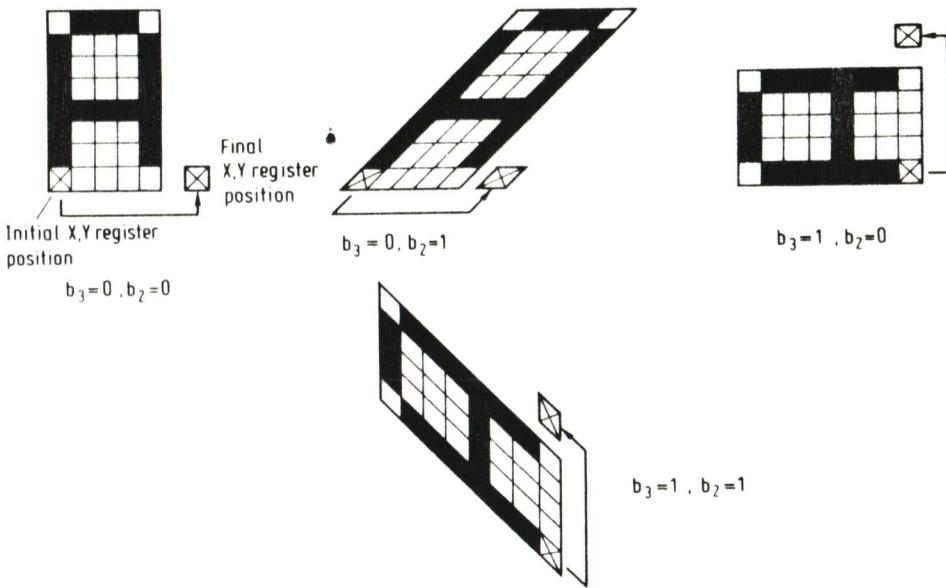


Abb. 5.3.35 Eingebauter Zeichengenerator



Types of character orientations



Mit dem Codebereich 0 bis 0F können Spezialanweisungen, wie Bildschirmlöschen etc. gegeben werden. Zum Schreiben heller Zeichen auf dunklem Grund muß z. B. mit Code 2 der Schreibstift gesenkt werden und mit Code 0 der setzende Schreibstift ausgewählt werden. Die Codes 80h..FFh sind sogenannte Kurzvektorbefehle. Ein Richtungscode und eine Längenangabe sind möglich. Dann wird ein kleiner Vektor gezeichnet.

Der Bereich 10h bis 1Fh arbeitet mit den DELTAX und DELTAY-Registern zusammen. Der Code sieht wie folgt aus:

Grundbefehl:

00010yx1 bedeutet Vektor zeichnen, mit DELTAX und DELTAY als Vektorgröße; das Vorzeichen wird mit yx codiert.
x=0 bedeutet DELTAX ist positiv, y=0 bedeutet DELTAY ist positiv.

Spezial-Befehl 1:

00010nn0 hier wird eines der beiden Register DELTAX oder DELTAY als 0 betrachtet.

nn = 00 DELTAY ignoriert, DELTAX > 0

nn = 01 DELTAX ignoriert, DELTAY > 0

nn = 10 DELTAX ignoriert, DELTAY < 0

nn = 11 DELTAY ignoriert, DELTAX < 0

Spezial-Befehl 2:

00011rrr zeichnet einen Vektor mit dem größeren der beiden Register DELTAX und DELTAY, in die Richtung, die durch rrr angegeben ist. Für rrr gilt der gleiche Richtungscode, wie bei den Kurzvektoren in Abb. 5.3.34.

Nun gibt es noch weitere Register:

Port 71h: Control-Register 1 – Lesen und Schreiben möglich.

Bit 0:

Schreibstift unten = 1

Bit 1:

schreibend = 1; löschen = 0

Bit 2:

Schreiben auch im Bildfenster; BLK ist immer auf 1.

Es wird kein Videosignal ausgegeben.

Bit 3:

Das Bildfenster ist geschlossen = 1. Das bedeutet, die Schreibposition kann nicht aus dem Bildfenster wandern. Wenn das Bit auf 0 gesetzt wird, ist ein Bildfenster von 4096 mal 4096 vorhanden.

Bit 4:

Freigabe des Interrupts nach einer Lichtgriffelsequenz.

Bit 5:

Freigabe eines Interrupts bei jedem Vertikal-Synchronsignal.

Bit 6:

Freigabe eines Interrupts, wenn der GDP für einen neuen Befehl bereit ist.

Bit 7:

nicht verwendet.

Port 72h: Control-Register 2 – Lesen und Schreiben möglich. Damit lässt sich die Schreibart einstellen

Abb. 5.3.36 zeigt Port-Belegung. Es kann zum einen die Linienart für Vektoren eingestellt werden, zum anderen die Schreibrichtung für Zeichen.

Port 73h: Vergrößerungsfaktor – Lesen und Schreiben möglich. Die Bits 3 bis 0 bestimmen die Vergrößerung in X-Richtung, die Bits 7 bis 4 die Vergrößerung in Y-Richtung. Dabei ist 1 der Faktor 1 und 0 der Faktor 16 (1,2,3...15,0).

Es wird dadurch nur der Einschreibeorgang für ASCII-Zeichen beeinflusst, nicht für Vektoren.

Stückliste zur Baugruppe GDP64

1x	EF0366 Firma Thomson
8x	NEC 4164 -2 64K Bit x 1 Speicher 200ns NEC o.ä.
1x	AMD 25LS2538 Firma Advance-Micro-Devices
1x	74LS138
1x	74LS245
1x	74LS273
1x	74LS74
1x	74LS32
1x	74LS153
1x	74LS05
1x	74LS166
1x	74LS163
1x	74LS00
1x	7404 kein LS-Baustein
1x	Quarz 14MHz
1x	75 Ohm
1x	150 Ohm 1/8W
1x	330 Ohm 1/8W
2x	470 Ohm 1/8W
4x	1kOhm 1/8W
1x	1.5 kOhm 1/8W
1x	Transistor BC 107 o.ä.
6x	100 nF keramische Scheibe
1x	Tantal 10µF
1x	40-pol Sockel
3x	20-pol Sockel
12x	16-pol Sockel
5x	14-pol Sockel

Abb. 5.3.37

5 Peripherie-Geräte

Nun gibt es noch die schon erwähnten DELTAX (Port 75h) und DELTAY (port 77h)-Register, in denen die Vektorlänge gespeichert wird. Sie kann demnach maximal 255 sein, und daher muß bei längeren Vektoren eine Aufspaltung vorgenommen werden, wie das in den Unterprogrammen des GRUNDPROGRAMMs der Fall ist. Die Ports 78h und 79h bestimmen die X-Position des nächsten Schreibvorgangs und 7Ah und 7Bh die Y-Position. Dabei ist der Punkt x=0, y=0 links unten in der Abbildung. Der Punkt x=511 und y=255 ist rechts oben.

Die Lichtgriffelregister kann man lesen, sie geben die Position des Lichtgriffels an, wenn man einen solchen passend an den GDP anschließen könnte, was wir jedoch nicht tun.

Hier noch der Hinweis auf die Datenblätter der Firma Thomson, in denen weitere Details stehen, die wir jedoch nicht brauchen. In dem GRUNDPROGRAMM des Software-kapitals sind alle wichtigen Unterprogramme zum Betrieb des GDPs untergebracht.

Abb. 5.3.37 zeigt schließlich die Stückliste zur Baugruppe GDP 64.

5.4 Aufbau eines EPROM-Programmierers

Um nun endlich dem Problem der mühsamen Eingabe von Programmieren mit dem Dil-Schaltern zu entgehen, wird als nächstes eine EPROM-Programmier-Karte aufgebaut. Im Prinzip arbeitet diese Schaltung genauso wie die in Abb. 4.2.5, nur daß hier der Prozessor die Steuerung übernimmt. Mit der Karte können sowohl 2716, 2732 und 2764 der Intel-Familie (und kompatibler) programmiert werden. Das Steuerprogramm befindet sich bereits in unserem Monitor. Da uns nun die CPU zum Test mit einem Datensichtgerät oder der CRT-Karte + Tastatur zur Verfügung steht, wird es wesentlich einfacher sein, neue Karten wie diese aufzubauen. Testprogramme die evtl. benötigt werden, können im RAM abgelegt werden.

Abb. 5.4.1 zeigt die Schaltung des EPROM-Programmierers. Die Ausgabe der Daten erfolgt über das Latch LT1. Da es auch möglich sein muß, vom EPROM Daten zurückzulegen, gibt es den Buffer B1. Ferner muß der Ausgang des Zwischenspeichers LT1 beim Einlesen in den TRI-State-Zustand versetzt werden können. Dies geschieht über den Freigabe-Eingang -OE. Der Freigabe erfolgt per Software über Latch LT3 mit dem auch andere Steuersignale und ein Teil der höherwertigen Adressen ausgegeben werden. Mit dem Treiber B2 kann der Zustand des Monoflops abgefragt werden. Das Monoflop wird zur Erzeugung des Programmierungspulses verwendet. Das Monoflop wird mit dem Trimmer Tr1 auf eine Zeitkonstante von 1ms eingestellt. Für die Programmierung eines Bytes sind aber 50ms nötig.

5.4 Aufbau eines EPROM-Programmierers

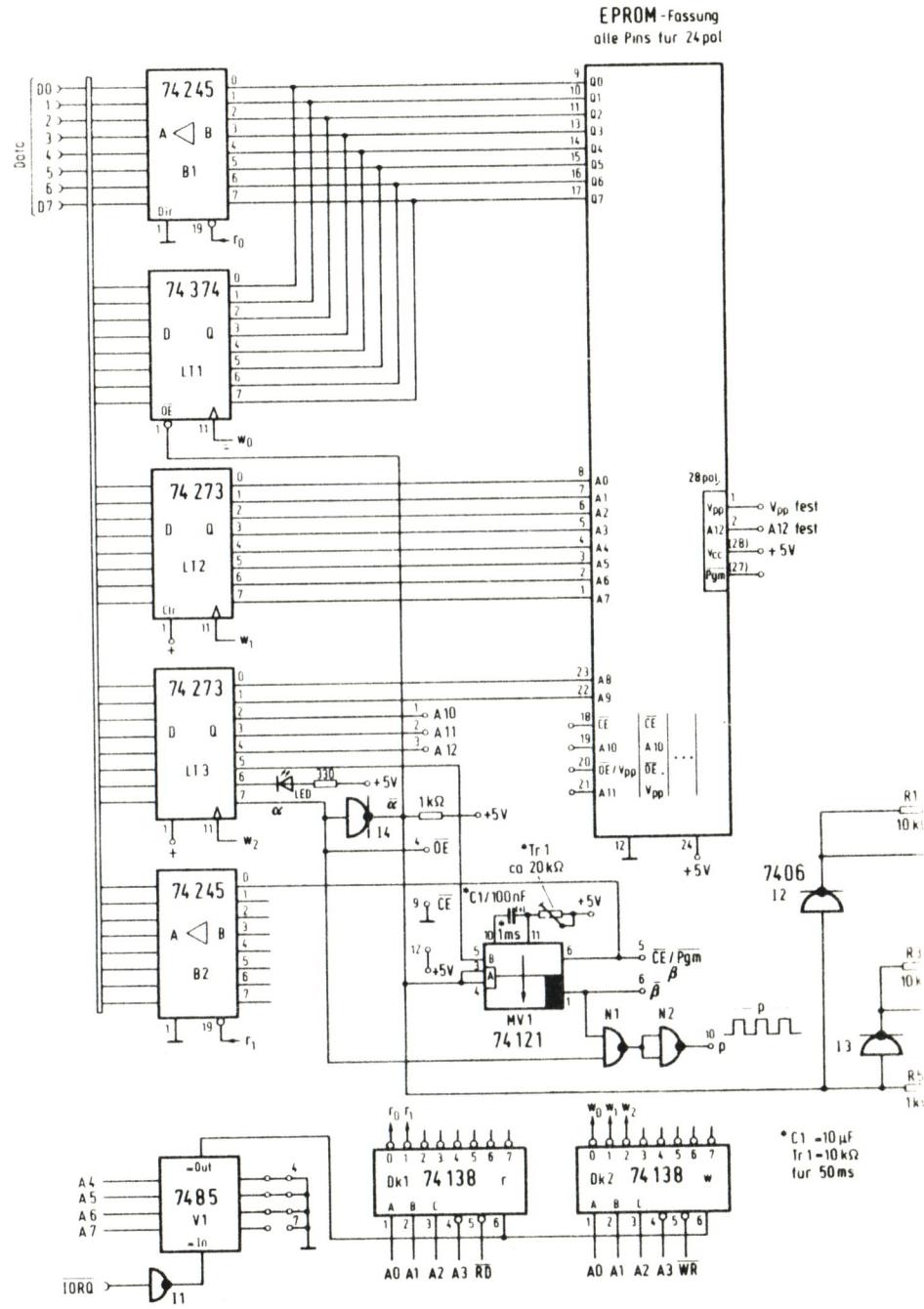


Abb. 5.4.1 Schaltung der EPROM-Programmier-Karte