

MMMM	MMMM	KKKK	KKKK	CCCCCCCC
MMMM	MMMM	KKKK	KKKK	CCCCCCCCCCCC
MMMM	MMMM	KKKK	KKKK	CCCC
MMMM	MMMM	KKKK	KKKK	CCCC
MMMM	MMMM	KKKKKKKKKKKK		CCCC
MMMM	MMMM	KKKKKKKKKK		CCCC
MMMM	MMMM	KKKKKKKKKK		CCCC
MMMM	MMMM	KKKK	KKKK	CCCC
MMMM	MMMM	KKKK	KKKK	CCCC
MMMM	MMMM	KKKK	KKKK	CCCC
MMMM	MMMM	KKKK	KKKK	CCCC
MMMM	MMMM	KKKK	KKKK	CCCCCCCCCCCC
MMMM	MMMM	KKKK	KKKK	CCCCCCCCCCCC

Michels & Kleberhoff Computer GmbH
Hauptstr. 78, 5600 Wuppertal 12

technisches Handbuch

M.K.C. CPU II-256

Lieferversionen:

MKC-Z-3004	CPU II-256 64k 4MHz best.
MKC-Z-3006	CPU II-256 64k 6MHz best.
MKC-Z-3005	CPU II-256 256k 4MHz best.
MKC-Z-3007	CPU II-256 256k 6MHz best.

INHALTSVERZEICHNIS**Kartenbeschreibung**

Einleitung.....	Seite 3
Kurzdaten.....	Seite 3
I/O Adressraum.....	Seite 4
Memory Adressraum.....	Seite 5
Banking.....	Seite 5

Schnittstellenbelegung

ECB Busbelegung.....	Seite 7
V24 Schnittstellen.....	Seite 8
Centronics Schnittstelle.....	Seite 9

Programmbeispiele

Z80 SIO.....	Seite 12
Z80 PIO.....	Seite 14
Z80 CTC.....	Seite 15
Banking.....	Seite 16
Stückliste.....	Seite 17
Bestückungsplan.....	Seite 19
PAL-Inhalte.....	Seite 20
Jumperfunktionen.....	Seite 26
Schaltbild.....	Seite 27

1.

Einleitung

Die **MKC CPU II-256k** ist eine stand-alone CPU-Karte im Euro-
paformat. Es wurde bei der Entwicklung dieser Karte auf ein
breites Einsatzspektrum vom Ein-Platinen-Computer bis zum
Floppy-Disk-System Wert gelegt. Es sind auf der Karte alle
Komponenten vereinigt, die zum Betrieb notwendig sind. In-
clusive drei gepufferte I/O-Schnittstellen und 4Bit Adress-
Erweiterung zur Adressierung von 1Mbyte Memory.
Die **MKC CPU II-256k** ist eine Weiterentwicklung der alten CPU
II Karte und ist mit dieser voll Software- und
Schnittstellen-kompatibel

2.

Kurzdaten

Spannungsversorgung:

5 Volt ca. 1 A
12 Volt ca. 50 mA

- Einfach-Europa-Karte, minimale Mechanik

Komponenten:

- Z80A/B CPU Zentraleinheit
- Z80A/B PIO Centronicsschnittstelle
- Z80A/B SIO oder DART
 - 2 V24-Schnittstellen
- Z80A/B CTC Baudraten
- Z8581 Takt und Power-On-Reset Generator
- 2716-2764 EPROM
- 64/256 KByte dyn. RAM
- vollständige Buspufferung
- 4 MHz oder 6MHz Systemtakt
- Baudraten softwaremäßig einstellbar
- DMA-fähiger Speicher
- IM2-fähig, IEI/IEO Look-Ahead-Logik
- alle Schnittstellen gepuffert und 1:1
- auf Normstecker quetschbar
- voll erweiterbar (ECB-Bus)
- DESELECT Eingang
- DC/DC-Wandler für -12 Volt
- BANKING Adressen - A16 A17 A18 A19
- 1MByte in Blöcken zu 16K beliebig in
in den Arbeitsspeicher einblendbar

3.

I/O-Adressraum

Die CPU-Karte MKC-CPU II-256k erzeugt 256 I/O-Adressen (Z80-CPU). Die Karte selbst belegt davon insgesamt 16 Adressen (von 0E0 bis 0EF). Alle anderen I/O-Adressen stehen dem Anwender für Erweiterungen zur Verfügung. Da die Karte über eine Look-ahead-Logik für IEI / IEO verfügt, sind auch weitere ZILOG-ICs im Interrupt Mode 2 verwendbar. **Selbstverständlich sind auf Wunsch auch andere Adressen wählbar.** Im folgenden sind die belegten Adressen im einzelnen dargestellt:

I/O-Adressen	0E0	SIO Data A	V24-Schnittstelle
	0E1	SIO Command A	
	0E2	SIO Data B	V24-Schnittstelle
	0E3	SIO Command B	
	0E4	PIO Data A	Centronics-
	0E5	PIO Command A	Schnittstelle
	0E6	PIO Data B	
	0E7	PIO Command B	
	0E8	CTC Channel 0	Baudrate V24 A
	0E9	CTC Channel 1	frei
	0EA	CTC Channel 2	Baudrate V24 B
	0EB	CTC Channel 3	frei
	0EC	Paging-Register Block 1	0000H-3FFFH
	0ED	Paging-Register Block 2	4000H-7FFFH
	0EE	Paging-Register Block 3	8000H-BFFFH
	0EF	Paging-Register Block 4	C000H-FFFFH

4.

Memory-Adressraum

4.1

Auf der Karte sind 256-KByte dynamisches RAM enthalten.
(Option 64k dyn. Ram)
Dekodiert und erzeugt werden 20 Bit Adressen.
Das Eeprom belegt im eingeblendeten Zustand (nach RESET)
die Adressen von 0000 bis 7FFF.
Das RAM auf der CPU II-256k -Karte ist von außerhalb im DMA-
Betrieb erreichbar.
Die Bussteuerung ermöglicht den Interrupt Mode 2. (RETI
kann gelesen werden.)

Durch den DESELECT-Eingang ist es möglich, parallel zum
Hauptspeicher weitere Speicherkarten (z.B. EPROM- oder
Memory-Mapped-Video-Karten) zu betreiben. Das Select-Signal
dieser Karten ist dann mit DESELECT der CPU II-256k zu
verbinden. Ein Beispiel:

Die meisten Karten verfügen über einen gepufferten Datenbus
mit entweder 74LS245 oder 2 * 8216 als Treibern. Diese
Treiber werden beim Zugriff auf die Karte selektiert. Der
SELECT-Eingang der Treiber (Pin 1 beim 8216 bzw. Pin 19 beim
74LS245) wird bei Zugriff auf die Karte LOW. Dieses Signal
kann fast immer (evtl. Timing beachten!) direkt mit DESELECT
der CPU II-256k verbunden werden. Bei mehreren Karten ist zu
beachten, daß DESELECT ein OPEN-COLLECTOR-Signal ist (aktiv
low!).

Karten, die die Treiber immer selektiert haben, und nur die
Richtung (Direction) der Treiber steuern, sind nicht so
einfach zu verwenden. Bei ihnen muß in ihrer Schaltung ein
CARD-SELECT-Signal gesucht werden. Dieses kann dann für
DESELECT verwendet werden.

4.2

Adress-Erweiterung (Banking)

Mit Hilfe der IC's 8,9,10 wird eine 4-Bit Adresse generiert,
die es ermöglicht, 1 MByte Speicher zu adressieren. Zu
diesem Zweck werden mit IC 10 (4X4 Bit Register-File) 4
Pseudoadressen A16,A17,A18 und A19 erzeugt. Um die Memory,
die mit diesen Adressen selektiert wird, auch benutzen zu
können, muß sie in kleinen Portionen zerlegt in den Arbeitsspeicher
eingebettet werden. Deshalb werden die Adressen
A14' und A15' mit IC 9 (4X4 Bit Register-File) erzeugt. Die
Adressen A14 und A15 von der CPU selektieren nur noch die
entsprechende 6 Bit Zelle der Register Files und legen deren
Inhalt auf den Bus. (A14',A15',A16,A17,A18 und A19) Beim
Beschreiben der Register-Files wird das Register mit
D2,D3,D4,D5,D6 und D7 geladen. Welches der 4 Register
beschrieben wird bestimmt die entsprechende I/O-Adresse. Bei
Boot-Betrieb (nach Reset) werden die Adressen A16-A19 mit
Hilfe von IC1 auf Ground gelegt und die CPU-Adressen auf den
Bus gelegt. Es muß im Boot sichergestellt werden, daß das
Register-File für Banking vorbesetzt wird.

Schematische Darstellung des Banking Register-Files

	2:4	D2	D3	D4	D5	D6	D7	2:4	I/O Adressen
	WR	0ECH
A14	.	1	0	1	0	0	0	A0	0EDH
A15	.	1	1	0	1	0	0	A1	0EEH
	.	1	1	0	0	0	0		0EFH
		
	A14'A15'A16 A17 A18 A19								Zum Adressbus

Das Registerfile besteht aus 4x6 Bit Speicherzellen, die unabhängig voneinander beschrieben und gelesen werden können. Zum Lesen wird mit den Cpu-Adressen A14 und A15 selektiert. Zum Schreiben wird mit A0 und A1 selektiert. Gelesen wird **immer**, geschrieben mit entsprechenden Portadressen.

Das in der schematischen Darstellung eingetragene Bitmuster benutzt also folgende Memory als Arbeitsspeicher:

Von Adresse 0000H-3FFFH den 1. 16K-Block der Page 0
 Von Adresse 4000H-7FFFH den 2. 16K-Block der Page 1
 Von Adresse 8000H-BFFFH den 4. 16K-Block der Page 2
 Von Adresse C000H-FFFFH den 4. 16K-Block der Page 0

Es lassen sich also beliebige 6 Bit Kombinationen in die Register-Files einschreiben. Somit ergibt sich ein frei, aus 16K Blöcken, zusammenstellbarer Arbeitsspeicher. Es ist auf diese Weise leicht möglich, auf einfache Art Overlays schnellstmöglich in den Arbeitsspeicher einzublenden. Ein Beispiel zur Benutzung finden Sie unter **6.4**.

Anhand der Darstellung erkennt man, daß die CPU-Adressen A14 und A15 nicht den gleichen logischen Zustand haben müssen, wie A14' und A15'. Daraus ergibt sich eine völlig freie Memory-Zuweisung, die es im Extremfall ermöglicht, viermal den gleichen 16K-Block einzublenden.

Bei Verwendung von Video-Karten, die mittels I/O-Befehlen ihre Memory adressieren (High-Adress-Byte=Inhalt von Register B und Low-Adress-Byte=Portadresse), muß vor dem Out- oder In-Befehl sichergestellt werden, daß A14=A14' und A15=A15' sind.

Die Banking-Register sind für eine DMA-Karte nicht existent! Das heißt, der DMA schreibt immer in die physikalischen Blöcke.

5. Schnittstellen

5.1 Der ECB-Bus (Stecker S1 = VG 64)

Busbelegung:

		a	c		
				+5V	
		o	1	o	+5V
	D5	o	2	o	DO
	D6	o	3	o	D7
	D3	o	4	o	D2
	D4	o	5	o	A0
	A2	o	6	o	A3
	A4	o	7	o	A1
	A5	o	8	o	A8
	A6	o	9	o	A7
	WAIT	o	10	o	A16 XX
	BUSRQ	o	11	o	IEI
	BAI	o	12	o	A17 XX
	+12V	o	13	o	A18 XX
XX	A19	o	14	o	D1
		o	15	o	
	2xCLOCK	o	16	o	IEO
	BAO	o	17	o	A11
	A14	o	18	o	A10
		o	19	o	
	M1	o	20	o	NMI
		o	21	o	INT
		o	22	o	WR
		o	23	o	
		o	24	o	RD
		o	25	o	
XX	DESELECT	o	26	o	PWRCLR
	IORQ	o	27	o	A12
	RFSH	o	28	o	A15
	A13	o	29	o	CLOCK
	A9	o	30	o	MRQ
	BUSA	o	31	o	RESET
	GND	o	32	o	GND
		a	c		

nicht bezeichnete Pins des Steckers sind nicht belegt
mit **XX** bezeichnete Pins weichen vom Standard-ECB-Bus ab.

5.2

V24-Schnittstellen

Die beiden seriellen Schnittstellen S2 sind softwaremäßig einstellbar zwischen 50 und 19200 baud. Empfohlen wird folgende Einstellung des angeschlossenen Terminals:

- V24, keinesfalls Current-Loop
- Remote bzw. Online-Betrieb
- 19200, 9600, 4800, 2400 oder 1200 baud
(19200 baud nur bei 6MHz)
- 8 bits / character
- 1 stopbit
- parity off

RTS / CTS - Handshake ist prinzipiell möglich

DTR / DCD wird nicht benutzt, Pins sind nicht angeschlossen

Erzeugt werden + / - 8 Volt Signalpegel; beim Empfang werden -12 ... 0 V als Minus und +2 ... +12 V als Plus erkannt.

Die beiden seriellen Kanäle sind auf der Karte an einen gemeinsamen Pfostenstecker geführt. Die Pins 1 bis 13 gehören zum Kanal A, die Pins 14 bis 26 zum Kanal B. Beide Kanäle können direkt auf CANNON-Stecker gequetscht werden, hierbei wird das 26-polige Quetschkabel auf der Pfostenseite gequetscht, dann auf der CANNON-Steckerseite zwischen den Leitungen 13 und 14 aufgetrennt und dann Pin 1 des Pfostens auf Pin 1 des CANNON-Steckers A und Pin 14 des Pfostens auf Pin 1 des CANNON-Steckers B gequetscht. Dann ergibt sich folgende Belegung der CANNON-Stecker (male oder female ist möglich):

S2				Cannon	
-	o 1	2o	-	1	
RXDA	o 3	4o	-		14
TXDA	o 5	6o	-	2	
CTSA	o 7	8o	-		15
RTSA	o 9	10o	-	3	
-	o11	12o	-		16
GND	o13	14o	-	4	
-	o15	16o	RXDB		17
-	o17	18o	TXDB	5	
-	o19	20o	CTSB		18
-	o21	22o	RTSB	6	
-	o23	24o	-		19
-	o25	26o	GND	7	
			Ground		20
				8	
					21
				9	
					22
				10	
					23
				11	
					24
				12	
					25
				13	

nicht bezeichnete Pins sind frei

Diese Belegung der V24-Schnittstelle stimmt mit fast allen Terminals überein, d.h. es kann ein Quetschkabel zwischen Rechner und Terminal verwendet werden.

5.3

Centronics-Schnittstelle

Die Centronics-Parallel-Schnittstelle S3 ist zum Anschluß von einem Drucker gedacht. Sie ist auf den 40-poligen Pfostenstecker C gelegt. Auch hier besteht die Möglichkeit Quetschkabel zu verwenden. Es ist ein 36-poliges Kabel so zu quetschen, daß Pin 1 des 40-poligen Pfostensteckers mit Pin 1 des Centronics-Steckers (36-polig) verbunden wird. Belegung des 36-pin-Steckers (z. B. AMPHENOL 57-30360):

Strobe not	O	1	19	G	Ground
Data 0	O	2	20	G	Ground
Data 1	O	3	21	G	Ground
Data 2	O	4	22	G	Ground
Data 3	O	5	23	G	Ground
Data 4	O	6	24	G	Ground
Data 5	O	7	25	G	Ground
Data 6	O	8	26	G	Ground
Data 7	O	9	27	G	Ground
Acknlg not	I	10	28	G	Ground
Busy	I	11	29	G	Ground
Paper end	I	12	30	G	Ground
Selected	I	13	31	O	Init not
*** Autofeed not	O	14	32	I	Error not
not connected	-	15	33	G	Ground ***
Ground	G	16	34	-	not connected
not connected	-	17	35	-	not connected
not connected	-	18	36	O	Select not ***

Steckerbelegung S3

Strobe not	O	1	2	G	Ground
Data 0	O	3	4	G	Ground
Data 1	O	5	6	G	Ground
Data 2	O	7	8	G	Ground
Data 3	O	9	10	G	Ground
Data 4	O	11	12	G	Ground
Data 5	O	13	14	G	Ground
Data 6	O	15	16	G	Ground
Data 7	O	17	18	G	Ground
Acknlg not	I	19	20	G	Ground
Busy	I	21	22	G	Ground
Paper end	I	23	24	G	Ground
Selected	I	25	26	O	Init not
*** Autofeed not	O	27	28	I	Error not
not connected	-	29	30	G	Ground ***
Ground	G	31	32	-	not connected
not connected	-	33	34	-	not connected
not connected	-	35	36	O	Select not ***
.....					
not connected	-	37	38	X	ARDY
ASTB	X	39	40	X	BRDY

hierbei bedeutet: O Ausgang vom Rechner
 I Eingang des Rechners
 - nicht belegt
 X nicht benutzt
 G Masse (Ground)
 *** nicht Centronics

Alle Signale sind über die PIO geführt. Die Daten sind mit IC 32 IC 33 gepuffert soweit nötig und möglich.

6.

Programmbeispiele

6.1

SIO für seriell I/O

Die SIO bzw. der DART wird als serielle V24-Schnittstelle verwendet. Folgende drei Routinen sind hierfür erforderlich: (Es wird angenommen, daß der CTC - wie in Abschnitt 6.3 beschrieben - bereits programmiert ist!)

1. Initialisieren für Polling-Betrieb:

```

;           Register C = Portadresse Command
;           = 0E1H für Kanal "A"
;           = 0E3H für Kanal "B"

INIT:    LD   HL, TABLE
         LD   A, 18H           ; Channel Reset
         OUT  (C), A
         LD   B, 10            ; LENGTH of TABLE
         OTIR
         RET

TABLE:   DEFB 1,0           ; WR-REG. 1, INT disabled
         DEFB 2,0           ; WR-REG. 2, INT-VECTOR
         DEFB 3,0C1H ✓       ; WR-REG. 3, Rx 8 Bits
         ; Rx enable
         DEFB 4,044H -       ; WR-REG. 4, X16-Clock
         ; 1 Stop-Bit no Parity
         DEFB 5,06AH -       ; WR-REG. 5, DTR off,
         ; Tx 8 Bits, Tx enable
         ; RTS on

```

2. Read-Routine (ein Zeichen lesen)

```

;           Register C = Portadresse Command
;           = 0E1H für Kanal "A"
;           = 0E3H für Kanal "B"

READ:   IN   (A), C           ; Status lesen
         AND  01H           ; RxRdy ?
         JR   Z, READ        ; nein: warten
         DEC  C             ; Data-Port
         IN   A, (C)         ; Zeichen lesen
         INC  C
         RET

;           Register A = gelesenes Zeichen

```

3. Write-Routine (ein Zeichen schreiben)

```

; Register C = Portadresse Command
; = 0E1H für Kanal "A"
; = 0E3H für Kanal "B"

; Register A = zu schreibendes Zeichen

WRITE:  PUSH AF
WRL:    IN   A,(C)      status lesen
          AND  04H      ; Tx empty
          JR   Z,WRL    ; nein: warten
          DEC  C         ; Datenport
          POP  AF        ; Zeichen
          OUT  (C),A     ; senden
          INC  C
          RET

```

4. Testprogramm für Kanal "A" der SIO

```

; dieses Programm initialisiert die SIO (Kanal "A") und
; liest dann Zeichen und sendet sie als Echo auf das
; Terminal zurück.

TEST:   LD   C,0E1H      ; SIO A Command
          CALL INIT      ; initialisieren
TLOOP:  CALL READ       ; Zeichen lesen
          CALL WRITE     ; und als Echo senden
          JR   TLOOP      ; und von vorne

```

6.2

PIO als Centronics-Schnittstelle

Die folgenden Routinen beschreiben die Programmierung der PIO als Centronics-Schnittstelle im Polling-Betrieb. Zuerst ist die PIO zu initialisieren, dann folgt eine Routine zum Senden eines Zeichen an den Drucker.

1. Portadressen für die folgenden Routinen:

PIOA	EQU	0E4H	;	"A"-DATA	STEUERPORT
PIOA+1	EQU	0E5H	;	"A"-CONTROL	
PIOB	EQU	0E6H	;	"B"-DATA	DATENPORT
PIOB+1	EQU	0E7H	;	"B"-CONTROL	

2. Belegung der PIO

PIO Port A (Steuer-Port)	Bit 0	= Selected	(Input)
	Bit 1	= Busy	(Input)
	Bit 2	= Paper end	(Input)
	Bit 3	= Error not	(Input)
	Bit 4	= Strobe not	(Output)
	Bit 5	= Select not	(Output)
	Bit 6	= Autolf not	(Output)
	Bit 7	= Init not	(Output)
PIO Port B	Bit 0 bis 7	= Daten	(Output)

3. Initialisierungsroutine

```

PINIT: LD A,0FH ; OUTPUT MODE 0
        OUT (PIOB+1),A ; PORT B
        LD A,0CFH ; CONTROL MODE 3
        OUT (PIOA+1),A ; PORT A
        LD A,0FH ; BIT 7 .. 4 = OUT
                    ; BIT 0 .. 3 = IN
        OUT (PIOA+1),A
        XOR A
        OUT (PIOA),A ; CLEAR CONTROL-PORT
        RET

```

4. Senderoutine (ein Zeichen senden)

Register A = zu sendendes Zeichen

```

PIOOUT: PUSH AF
PIO1:  IN A,(PIOA) ; Status lesen
        AND 0EH ; ready
        CP 0EH
        JR NZ,PIO1 ; nein: warten
        POP AF ; Zeichen
        OUT (PIOB),A ; senden
        LD A,10H ; STROBE ON
        OUT (PIOA),A
        XOR A ; STROBE OFF
        OUT (PIOA),A
        RET

```

6.3 CTC als Baudratengenerator

Die folgende Routine initialisiert einen Kanal des CTC als Baudratengenerator für die SIO (Prescaler in der SIO = 16). Für 4800 Baud ist also HL mit TABLE+2 zu laden. In Register C wird ØE8H als Kanaladresse für SIO Port "A" eingetragen.

Register HL points to Baudrate-Factor
Register C = Portadresse CTC
= 0E8H für Kanal "A" der SIO
= 0EAH für Kanal "B" der SIO

CINIT: LD B,2
OTIR
RET

Baudraten-Tabelle

TABLE:	DEFB	4DH,13	;	9600 BAUD	(Counter 2MHz)
	DEFB	4DH,26	;	4800 BAUD	Clock)
	DEFB	4DH,52	;	2400 BAUD	
	DEFB	4DH,104	;	1200 BAUD	
	DEFB	4DH,208	;	600 BAUD	
	DEFB	0DH,52	;	300 BAUD	(Timer 4 MHz)
	DEFB	0DH,104	;	150 BAUD	Systemtakt)
	DEFB	0DH,142	;	110 BAUD	
	DEFB	0DH,208	;	75 BAUD	

6.4 Anwendung Adress-Erweiterung (Banking)

Das Beispiel blendet auf Adresse 4000H den 3. 16K-Block aus Page 1 ein und auf Adresse 8000H den 1. 16K-Block aus Page 3 ein.

```

ADR1      EQU      0ECH      ; BANKADRESSE 0000H-3FFFH
ADR2      EQU      0EDH      ; BANKADRESSE 4000H-7FFFH
ADR3      EQU      0EEH      ; BANKADRESSE 8000H-BFFFH
ADR4      EQU      0EFH      ; BANKADRESSE C000H-FFFFH
START:    LD       A,18H      ; D0 = DON'T CARE x
          ; D1 = DON'T CARE x
          ; D2 = A14' 0
          ; D3 = A15' 1
          ; D4 = A16   1
          ; D5 = A17   0
          ; D6 = A18   0
          ; D7 = A19   0
          OUT     (0EDH),A      ; SETZEN DES ENTSPRECHEN-
          ; DEN REGISTERS
          LD       A,30H      ; D0 = DON'T CARE x
          ; D1 = DON'T CARE x
          ; D2 = A14' 0
          ; D3 = A15' 0
          ; D4 = A16   1
          ; D5 = A17   1
          ; D6 = A18   0
          ; D7 = A19   0
          OUT     (0EEH),A      ; SETZEN DES ENTSPRECHEN-
          ; DEN REGISTERS

```

Schematische Darstellung des Arbeitsspeichers nach Ausführung obigen Programmes.

Page	0	1	2	3	15
	XXXXXX	XXXXXX			
	XXXXXX	XXXXXX			Block 1
					Block 2
		XXXXXX			
		XXXXXX			Block 3
	XXXXXX				Block 4
	XXXXXX				

Die mit Sternen gefüllten Blöcke bilden nach Ausführung des Beispielprogramms, den Arbeitsspeicher.

7.1

Stückliste

aktive Bauelemente:

IC 1	SN 74 LS 245
IC 2	SN 74 LS 245
IC 3	PAL 16L8 (I/O PAL)
IC 4	SN 74 LS 245
IC 5	SN 74 LS 243
IC 6	SN 74 LS 243
IC 7	Z8581 Takt und Power-On-Reset
IC 8	SN 74 LS 367
IC 9	SN 74 LS 670
IC 10	SN 74 LS 670
IC 11	SN 74 S 158
IC 12	SN 74 S 158
IC 13 - IC 20	64/256k dyn. Ram
IC 21	PAL 20L8 (Memory und Bussteuer PAL)
IC 22	Z80A/B CPU
IC 23	EPROM
IC 24	74 LS 21
IC 25	74 LS 74
IC 26	74 LS 393
IC 27	74 LS 00
IC 28	74 S 04
IC 29	Z80A/B CTC
IC 30	Z80A/B DART
IC 31	Z80A/B PIO
IC 32	SN 74 LS 245
IC 33	SN 74 LS 04
IC 34	ICL 7660/61 (DC/DC Wandler)
IC 35	SN 75 188 (V24)
IC 36	SN 75 189 (V24)
T	TRANSISTOR 2N 2907 (POWER-CLOCK)
Q1	Quarz 8/12MHz
Q2	Baudratenquarz (Option)
D	1 N 4148 oder ähnlich
ZD	ZD 9,1V

Kondensatoren:

C1	3x	10 μ F 16V Tantalelko
C2	2x	22 μ F 16V Tantalelko
C3	2x	33 pF
C	21x	100nF Vielschicht-Kondensator

Widerstände:

R 1 .. 10,12 .. 26,29,30	1K5
R 11	33K
R 27	100R
R 28	680R

Wert:

Stecker:

S1	VG 64-Leiste a und c bestückt
S2	26 pol. Pfosten (2 x 13)
S3	40 pol. Pfosten (2 x 20)
J1	2 pol. Pfosten (1 x 2)
J2, J4	3 pol. Pfosten (1 x 3)
J3	6 pol. Pfosten (1 x 6)

Fassungen:

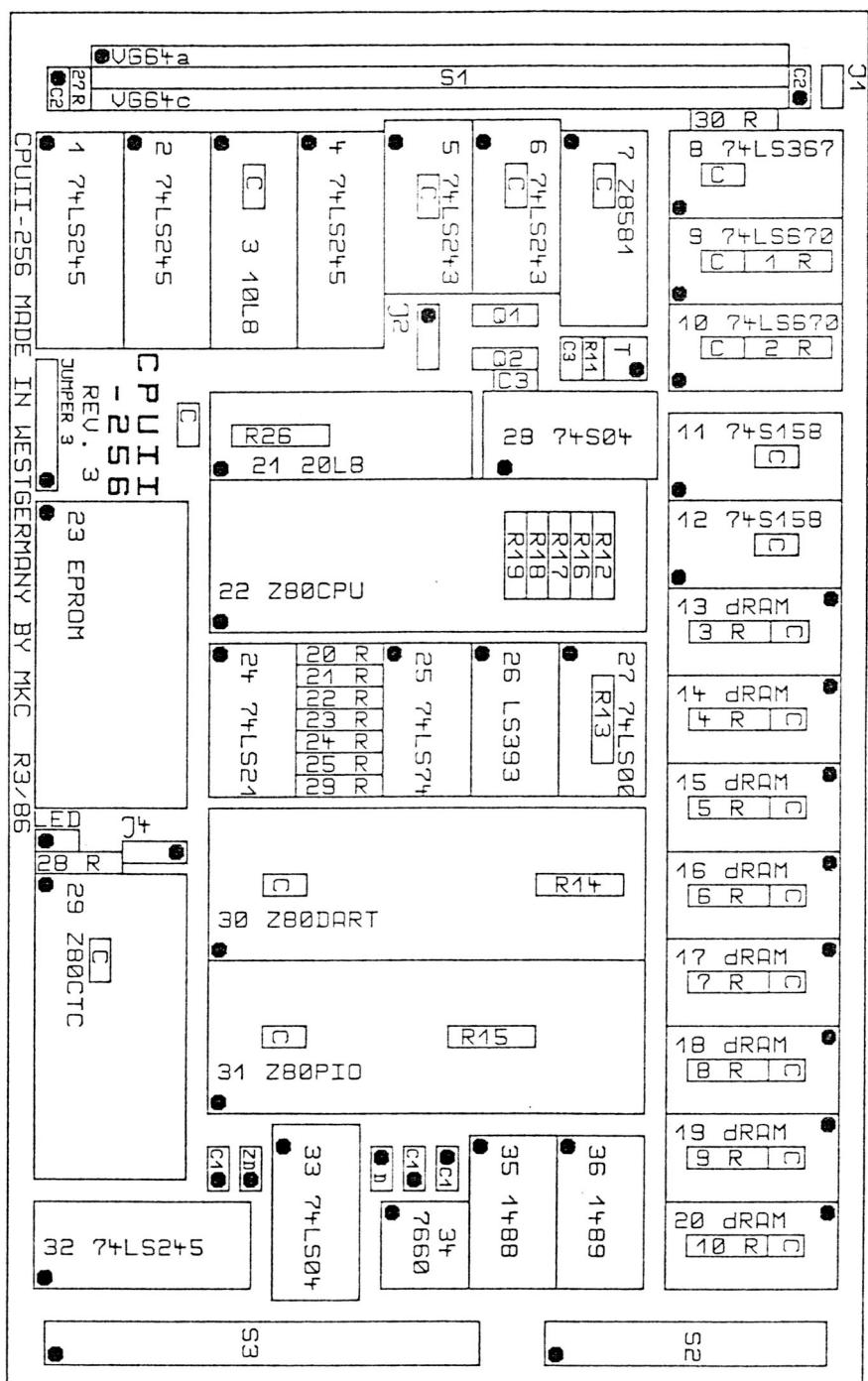
1	DIL 8
10	DIL 14 offen
13	DIL 16 offen
5	DIL 20 offen
1	DIL 24SL offen
2	DIL 28 offen
3	DIL 40 offen

7.2

Bestückungsplan

Bei der Bestückung der MKC-CPU II-256k Karte hat sich folgende Reihenfolge als günstig erwiesen:

1. alle Widerstände und Kondensatoren die unter den Sockeln liegen
2. alle Fassungen, restliche passive Bauelemente
3. Steckverbinder und Jumper
5. alle IC's



7.3

Inhalt der Steuer-Pal's

PAL20L8 CPUII/256k BUS 20.10.86 MICHELS

	11	1111	1111	2222	2222	2233	3333	3333	
0123	4567	8901	2345	6789	0123	4567	8901	2345	6789
0	0000	0000	0000	0000	0000	0000	0000	0000	0000
1	0000	0000	0000	0000	0000	0000	0000	0000	0000
2	0000	0000	0000	0000	0000	0000	0000	0000	0000
3	0000	0000	0000	0000	0000	0000	0000	0000	0000
4	0000	0000	0000	0000	0000	0000	0000	0000	0000
5	0000	0000	0000	0000	0000	0000	0000	0000	0000
6	0000	0000	0000	0000	0000	0000	0000	0000	0000
7	0000	0000	0000	0000	0000	0000	0000	0000	0000
8	----	----	----	----	----	----	----	----	----
9	----	----	-X-	-X-	----	-X-X	X-	---X	----
10	XXXX								
11	XXXX								
12	XXXX								
13	XXXX								
14	XXXX								
15	XXXX								
16	XXXX								
17	XXXX								
18	XXXX								
19	XXXX								
20	XXXX								
21	XXXX								
22	XXXX								
23	XXXX								
24	----	----	----	----	----	----	----	----	----
25	-X-	----	-X	----	X-	X-	----	----	X-
26	-X-	----	-X	----	----	----	----	----	-X-
27	----	----	----	----	----	-X-	----	----	-X-X
28	----	----	----	----	----	----	-X-	----	X-
29	--X-	----	----	----	----	-X-	----	----	-X--
30	XXXX								
31	XXXX								
32	----	----	----	----	----	----	----	----	----
33	----	----	----	----	----	----	-X-	----	----
34	----	----	----	----	X-	----	----	----	X-
35	XXXX								
36	XXXX								
37	XXXX								
38	XXXX								
39	XXXX								

40	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----
41	-----	-----	-X-	-X-	-----	-----	-----	-----	-----	-X	-----	-----
42	-----	-----	-----	-----	-----	-----	-----	-X-	-----	-----	-----	-----
43	-----	-----	-----	-----	-----	-----	X-	-----	-----	-----	-----	-----
44	-----	-----	-----	-----	-----	-----	-----	-----	-X-	-----	-----	-----
45	XXXX											
46	XXXX											
47	XXXX											
48	XXXX											
49	XXXX											
50	XXXX											
51	XXXX											
52	XXXX											
53	XXXX											
54	XXXX											
55	XXXX											
56	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----
57	-X	-----	-----	-----	-----	-----	-XX-	X	-----	-----	-----	-----
58	-X	-----	X	-----	-----	-----	-X-	X	-----	-----	-----	-----
59	-X	-----	-----	X	-----	-----	-X-	X	-----	-----	-----	-----
60	-X	-----	-----	-----	-----	-----	-X-	X	-----	-X-	-----	-----
61	XXXX											
62	XXXX											
63	XXXX											
64	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----
65	-----	X	-----	-----	-----	-----	-----	-X-	-----	-----	-----	-----
66	-----	-----	X	-----	-----	-----	-----	-----	X-X	-----	-----	-----
67	-----	-----	-----	X	-----	-----	-----	-----	-X	-----	-----	-----
68	XXXX											
69	XXXX											
70	XXXX											
71	XXXX											
72	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
73	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
74	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
75	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
76	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
77	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
78	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
79	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000

Legende: X : Fuse nicht gebrannt (L,N,0) - : Fuse gebrannt (H,P,1)
 0 : Phantomfuse (L,N,0) O : Phantomfuse (H,P,1)

Anzahl der gebrannten Fuses = 944

PAL20L8

CPU II/64 BUS

20.10.86

MICHELS

	11	1111	1111	2222	2222	2233	3333	3333		
	0123	4567	8901	2345	6789	0123	4567	8901	2345	6789
0	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
1	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
2	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
3	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
4	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
5	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
6	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
7	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000
8	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----
9	-----	-----	-X--	-X--	-----	-----	-X-X	X--	---X	-----
10	XXXX									
11	XXXX									
12	XXXX									
13	XXXX									
14	XXXX									
15	XXXX									
16	XXXX									
17	XXXX									
18	XXXX									
19	XXXX									
20	XXXX									
21	XXXX									
22	XXXX									
23	XXXX									
24	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----
25	-X--	-----	-X	-----	-----	X--	X--	-----	-----	X--
26	-X--	-----	-X	-----	-----	-----	-----	-----	-----	-X--
27	-----	-----	-----	-----	-----	-----	-X-	-----	-----	-X-X
28	-----	-----	-----	-----	-----	-----	-----	-X-	X--	-----
29	-----	-X-	-----	-----	-----	-----	-X-	-----	-----	-X--
30	-----	-----	-----	X--	-----	-----	-X-	-----	-----	-X--
31	--X-	-----	-----	-----	-----	-----	-X-	-----	-----	-X--
32	-----	-----	-----	-----	-----	-----	-----	-----	-----	-----
33	-----	-----	-----	-----	-----	-----	-----	-X-	-----	-----
34	-----	-----	-----	-----	-----	X--	-----	-----	-----	X--
35	XXXX									
36	XXXX									
37	XXXX									
38	XXXX									
39	XXXX									

40
41 ----- -X- -X----- ----- ----- X-----
42 ----- ----- ----- ----- ----- X-----
43 ----- ----- ----- ----- ----- X-----
44 ----- ----- ----- ----- ----- ----- X-----
45 XXXX
46 XXXX
47 XXXX
48 XXXX
49 XXXX
50 XXXX
51 XXXX
52 XXXX
53 XXXX
54 XXXX
55 XXXX
56 ----- ----- ----- ----- ----- ----- ----- ----- -----
57 ---X---X----- ----- -X----- ----- -XX- X-----
58 ---X---X X----- ----- -X----- ----- X----- X-----
59 ---X---X ----- X----- -X----- ----- X----- X-----
60 ---X---X ----- ----- -X----- ----- X----- X----- X-----
61 XXXX
62 XXXX
63 XXXX
64 ----- ----- ----- ----- ----- ----- ----- ----- -----
65 ----- X----- ----- ----- ----- ----- ----- X-----
66 ----- ----- X----- ----- ----- ----- X-X-----
67 ----- ----- ----- X----- ----- ----- ----- X-----
68 XXXX
69 XXXX
70 XXXX
71 XXXX
72 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000
73 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000
74 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000
75 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000
76 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000
77 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000
78 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000
79 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000 0000

Legende: X : Fuse nicht gebrannt (L,N,0) - : Fuse gebrannt (H,P,1)
 Ø : Phantomfuse (L,N,0) O : Phantomfuse (H,P,1)

Anzahl der gebrannten Fuses = 1008

PAL16L8

CPU2/I/O

20.10.86 MICHELS

	11	1111	1111	2222	2222	2233		
	0123	4567	8901	2345	6789	0123	4567	8901
0	----	----	----	----	----	----	----	----
1	----	---X	---X	----	----	----	----	----
2	XXXX							
3	XXXX							
4	XXXX							
5	XXXX							
6	XXXX							
7	XXXX							
8	----	----	----	----	----	----	----	----
9	----	----	---X	----	----	----	----	----
10	XXXX							
11	XXXX							
12	XXXX							
13	XXXX							
14	XXXX							
15	XXXX							
16	XXXX							
17	XXXX							
18	XXXX							
19	XXXX							
20	XXXX							
21	XXXX							
22	XXXX							
23	XXXX							
24	----	----	----	----	----	----	----	----
25	-X-	----	----	----	----	----	X-	----
26	----	-X-	----	----	----	----	X-	----
27	----	----	-X-	----	----	----	X-	----
28	----	----	----	----	----	X-	X-	----
29	--X	----	-X-	----	----	----	-X-	----
30	--X-	----	X-	----	----	----	-X-	----
31	XXXX							
32	----	----	----	----	----	----	----	----
33	X--	X--	----	X--	X--	-X--	X--	-X-X
34	XXXX							
35	XXXX							
36	XXXX							
37	XXXX							
38	XXXX							
39	XXXX							

40	-----	-----	-----	-----	-----	-----	-----	-----
41	X---	X---	----	X---	-X--	-X--	X---	-X-X
42	XXXX							
43	XXXX							
44	XXXX							
45	XXXX							
46	XXXX							
47	XXXX							
48	-----	-----	-----	-----	-----	-----	-----	-----
49	X---	X---	----	X---	X---	-X--	X---	X--X
50	XXXX							
51	XXXX							
52	XXXX							
53	XXXX							
54	XXXX							
55	XXXX							
56	-----	-----	-----	-----	-----	-----	-----	-----
57	X---	X---	----	X---	-X--	-X--	X---	X--X
58	XXXX							
59	XXXX							
60	XXXX							
61	XXXX							
62	XXXX							
63	XXXX							

Legende: X : Fuse nicht gebrannt (L,N,0) - : Fuse gebrannt (H,P,1)
 0 : Phantomfuse (L,N,0) O : Phantomfuse (H,P,1)

Anzahl der gebrannten Fuses = 559

7.4 Jumperfunktionen

J1 Funktion: Ueberbruecken der BAI-BAO Daisy-Chain.

Auslieferungszustand: nicht bestueckt.

J2 Funktion 1-2 gesteckt: Normale Funktion.

Funktion 2-3 gesteckt: Bei IRQ wird der System-Clock gedehnt um langsamere I/O Bausteine bedienen zu koennen.

Auslieferungszustand: Normale Funktion (1-2).

J3 Funktion : Auswahl des EPROM-TYPES

2716 2K \times 8 2-3 und 4-5 gesteckt

2732 4K \times 8 1-2 und 4-5 gesteckt

2764 8K \times 8 1-2 und 4-5 gesteckt

27128 16K \times 8 1-2 und 5-6 gesteckt

Auslieferungszustand: 2764 1-2 und 4-5 gesteckt.

J4 Funktion: Taktauswahl fuer CTC Zaehlereingang

Funktion 1-2 gesteckt: 1/2 Systemtakt

Funktion 2-3 gesteckt: Baudatenoszillator-Takt
(OPTION)

8. Schaltbild

