

Janich & Klass

Computersysteme

JK82 CMOS-RAM

TECHNISCHE BESCHREIBUNG

Bestellnummern:

HKM-Z-1402: JK82 CMOS-RAM-Platine bestückt mit 32KByte RAM
HKM-Z-1403: JK82 CMOS-RAM-Platine bestückt mit 128KByte RAM

Ihr autorisierter Händler:

```
*****  
*                                           *  
*                                           *  
*                                           *  
*                                           *  
*                                           *  
*                                           *  
*                                           *  
*                                           *  
*                                           *  
*****
```

© 1984 by Janich & Klass Wuppertal

14.08.84

Einleitung

Die JK82 CMOS RAM-Karte ist als universelle Speicherkarte für statische Rams konzipiert. Sie ist vorgesehen für Bytewise-Rams (24 und 28 Pin-ICs). Es ist möglich, alle zukünftig erhältlichen Rams der Bytewise-Serie zu bestücken, d.h. Rams von 2KByte bis zu 32KByte. Es ist jedoch nur Bestückung mit gleichen Rams zulässig!

Damit umfaßt die CMOS - Ram - Karte einen Speicherbereich von 32KByte bis zu 512KByte. Der Adreßraum ist in 16K-Schritten selektierbar (unabhängig von den verwendeten Rams). Die für den erweiterten Adreßraum benötigten Bankingadressen A16 bis A19 werden im Adreß/Steuer-Rom dekodiert. Die Erzeugung dieser Adressen muß extern erfolgen. Das Adreß/Steuerprom ist Adreßdekoder und Auswahllogik für die Karte. Die gewünschte Adresse wird durch das Prom fest eingestellt und ist nachträglich nicht zu verändern; d.h. zum Programmieren des Proms sind folgende Informationen erforderlich:

1. RAM-Typ (Kapazität)
2. Adreßbereich der Karte in 16K-Schritten

Ein Prom kann 2 unabhängige Adreßbereiche enthalten, zwischen denen mit einem Jumper (J2) ausgewählt wird.

Für Systeme mit nur 64KByte Adreßraum können die höheren Adressen A16 bis A19 auf der Karte auf 0 gelegt werden. Die CMOS RAM-Karte kann sowohl DESELECT erzeugen (z.B. 32K-Bestückung), als auch auswerten (z.B. bei 128K-Bestückung). DESELECT ist ein Low-aktives Signal, das ein dynamisches Ausblenden beliebiger Adressen ermöglicht.

Die JK82 CMOS RAM-Karte enthält einen NC-Akku mit 110mAh Kapazität, der für mindestens 500 Stunden Pufferbetrieb ausreicht. Ferner kann eine evtl. im System vorhandene CMOS-Spannung mitbenutzt werden (In dieser Betriebsart wird der auf der Karte enthaltene Akku aus dem Systemakku nachgeladen). Bei Ausfall der Systemspannung wird mittels einer WRITE-PROTECT-Logik jeder Schreibzugriff auf die Karte verhindert. Die Ansprechschwelle der WRITE-PROTECT-Logik kann mit einem 10-Gang-Trimmer eingestellt werden, normal wird 4,5V Systemspannung als Schwelle eingestellt.

Die JK82 CMOS RAM-Karte ist ECB-Bus kompatibel, die Banking-Adressen A16 bis A19 liegen auf den ehemals für die Daten D8 bis D11 reservierten Pins (10c, 12c, 13c und 14a). Das DESELECT-Signal liegt auf Pin 26a. Alle Signale sind auf der Karte gepuffert. Sie ist lauf- und DMA-fähig mit 4 MHz Systemtakt. Die Stromaufnahme der Karte beträgt im Betrieb bei 4MHz und voller Bestückung mit Hitachi 6116 ca. 200mA. Benötigt wird nur +5V, der Anschluß VCMOS ist optionell möglich (4,8V NC-Akku). Im Stand-by-Betrieb benötigt die Karte (RAMs und WRITE-PROTECT-Logik) ca. 5uA; hinzu kommen 50uA Selbstentladestrom des NC-Akkus.

Geeignete RAMs

Geeignet sind alle Bytewise-RAMs mit Kapazitäten von 2K*8 bis 32K*8. Momentan (1984) sind als CMOS-RAMs nur die 2K*8- und 8K*8-Typen erhältlich.

		*****		*****		
***	1	**	***	**	28	***
		*		*		
***	2	**		**	27	***
		*		*		
A7	3 (1)	**		** (24)	26	***
		*		*		
A6	4 (2)	**		** (23)	25	A8
		*		*		
A5	5 (3)	**		** (22)	24	A9
		*		*		
A4	6 (4)	**		** (21)	23	***
		*		*		
A3	7 (5)	**		** (20)	22	OE/
		*		*		
A2	8 (6)	**		** (19)	21	A10
		*		*		
A1	9 (7)	**		** (18)	20	CE/
		*		*		
A0	10 (8)	**		** (17)	19	D7
		*		*		
D0	11 (9)	**		** (16)	18	D6
		*		*		
D1	12 (10)	**		** (15)	17	D5
		*		*		
D2	13 (11)	**		** (14)	16	D4
		*		*		
Gnd	14 (12)	**		** (13)	15	D3

Die in obigem Diagramm mit *** bezeichneten Anschlüsse sind je nach RAM-Typ verschieden:

Pin	2K	4K	8K	16K	32K
1	--	--	--	--	A14
2	--	--	A12	A12	A12
23 (21)	WE/	A11	A11	A11	A11
26 (24)	VCC	NC	NC	A13	A13
27	--	WE/	WE/	WE/	WE/
28	--	VCC	VCC	VCC	VCC

hierbei bedeutet der '//', daß das Signal aktiv Low ist

Achtung

Bei Verwendung von 16K*8 bzw. 32K*8 RAMs ist an jeder Fassung die gekennzeichnete Durchkontaktierung aufzubohren; hierdurch wird VCC von Pin 26 (24) getrennt.

Bestückung mit 2K*8 RAMs (z.B. Hitachi 6116)

Bei Bestückung mit 2KByte RAMs (6116) belegt die Karte 32KByte des Adreßraumes. (Standardmäßig entweder 00000 bis 07FFF oder 08000 bis 0FFFF, dies ist mittels J2 einstellbar.)

Lageplan

Bei Verwendung von 2K*8 RAMs ergibt sich folgende Lage der RAMs:

+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+														
I -+		I		I		I		I		I		I		I
I +-+	I	I	I	I	I	I	I	I	I	I	I	I	I	I
I I	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM
I I	I	"B"	I	"D"	I	"F"	I	"H"	I	"J"	I	"L"	I	"P"
I I	I	1	I	3	I	5	I	7	I	8	I	A	I	D
I I	I		I		I		I		I		I		I	
I I		+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+												I
I I		+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+												I
I I	I	I	I	I	I	I	I	I	I	I	I	I	I	I
I I	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM
I I	I	"A"	I	"C"	I	"E"	I	"G"	I	"I"	I	"K"	I	"O"
I I	I	0	I	2	I	4	I	6	I	9	I	B	I	E
I I	I		I		I		I		I		I		I	
I I		+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+												I
I I	LS04		LS245		155		155					AKKU		I
I +-+														I
I -+	LS04		PROM		C32		LS32					Jumper		I
+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+														

Hierfür sind folgende Jumper zu setzen:

J1 Pin 1-2	Deselect als Ausgang auf Pin 26a
J1 Pin 3-4	Deselect-in auf High-Potential
J1 Pin 8-9	A13 auf Select "C"
J1 Pin 12-13	A12 auf Select "B"
J1 Pin 16-17	Write-Enable auf Pin 21 v. RAM
J1 Pin 18-19	A11 auf Select "A"

Mit J2 wird zwischen unterer und oberer Hälfte der jeweiligen Seite unterschieden (oben: untere Hälfte, unten obere Hälfte). Als Seite werden die Adressen A16 bis A19 bezeichnet. Die Jumper J3, J4, J5 und J6 zwingen die Adressen A16, A17, A18 und A19 auf Low-Potential (Achtung: Dies geschieht direkt auf dem BUS!). (Standardbelegung des Adreßproms ist Seite 0.) Die Selectausgänge S1 bis S3

des Adreßproms werden bei 2K*8 RAMs nicht benötigt und sind auch nicht programmiert.

Achtung

2K*8 RAMs sind so in die Fassungen einzusetzen, daß die Pins 1, 2, 27 und 28 der Fassungen leer bleiben, d.h. es gilt die kleine Fassung im Bestückungsaufdruck. (Pin 1 des RAMs = Pin 3 der Fassung).

Bestückung mit 8K*8 RAMs (z.B. Toshiba 5564)

Bei Bestückung mit 8KByte RAMs belegt die Karte 128KByte des Adreßraumes (standardmäßig entweder 00000 bis 1FFFF oder 30000 bis 4FFFF, dies ist mittels J2 einstellbar).

Lageplan

Bei Verwendung von 8K*8 RAMs ergibt sich folgende Lage der RAMs:

+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+													
I -+													I
I +-+	I	I	I	I	I	I	I	I	I	I	I	I	I
I I	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I
I I	I	"B"	I	"D"	I	"F"	I	"H"	I	"J"	I	"L"	I
I I	I	4	I	6	I	5	I	7	I	C	I	E	I
I I	I		I		I		I		I		I		I
I I													I
I I													I
I I	I	I	I	I	I	I	I	I	I	I	I	I	I
I I	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I	RAM	I
I I	I	"A"	I	"C"	I	"E"	I	"G"	I	"I"	I	"K"	I
I I	I	0	I	2	I	1	I	3	I	8	I	A	I
I I	I		I		I		I		I		I		I
I I													I
I I	LS04		LS245		155		155					AKKU	I
I +-+													I
I -+	LS04		PROM		C32		LS32					Jumper	I
+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+-----+													

Hierfür sind folgende Jumper zu setzen:

J1 Pin 2-3	Deselect möglich
J1 Pin 8-9	A13 auf Select "C"
J1 Pin 11-12	A12 auf Pin 2 vom RAM
J1 Pin 13-14	"S2" auf Select "B"
J1 Pin 15-16	Write-Enable auf Pin 27 v. RAM
J1 Pin 17-18	A11 auf Pin 23 v. RAM
J1 Pin 19-20	"S1" auf Select "A"

Stückliste

IC 1,2	74 LS 04	
IC 3	74 LS 245	
IC 4	TBP 28 S 42	(Dekodierprom)
IC 5,7	74155	(Standard)
IC 6	74 C 32	(CMOS)
IC 8	74 LS 32	
IC A..P	Bytewide-RAM	
T1	BC 547 o.a.	
T2	BC 557 o.a.	
D1	Si-Diode (1N4148)	
D2	ZD 2,7 .. 3,3 V	
D3	Ge-Diode	
BAT	3,6 V NC-Akku (51 * 15 Ø mm)	
POT1	10 Gang-Spindeltrimmer 2K2	
R1..3	1K	
R4..10	680..820 R	
R11	180 R (Ladewiderstand)	
R12	120K	
RA..RP	120K (Widerstände unter den RAMs)	
alle C	33 nF (19 Stück)	
Stecker:	1 VG 64 a,c	
	1 20 Pin Pfosten	
	1 2 Pin Pfosten	
	1 3 Pin Pfosten	
	1 2*4 Pin Pfosten	
	11 Kurzschlußstecker (2 Pin)	
Fassungen:	16 28 Pin	
	4 14 Pin	
	2 20 Pin	
	2 16 Pin	
Platine:	HKM - Z - 140x	

Achtung!

Es befinden sich Widerstände und Kondensatoren unter den ICs. Es müssen also offene Fassungen verwendet werden. T2 muß wie im Bestückungsplan angegeben eingelötet werden (Basis biegen!).

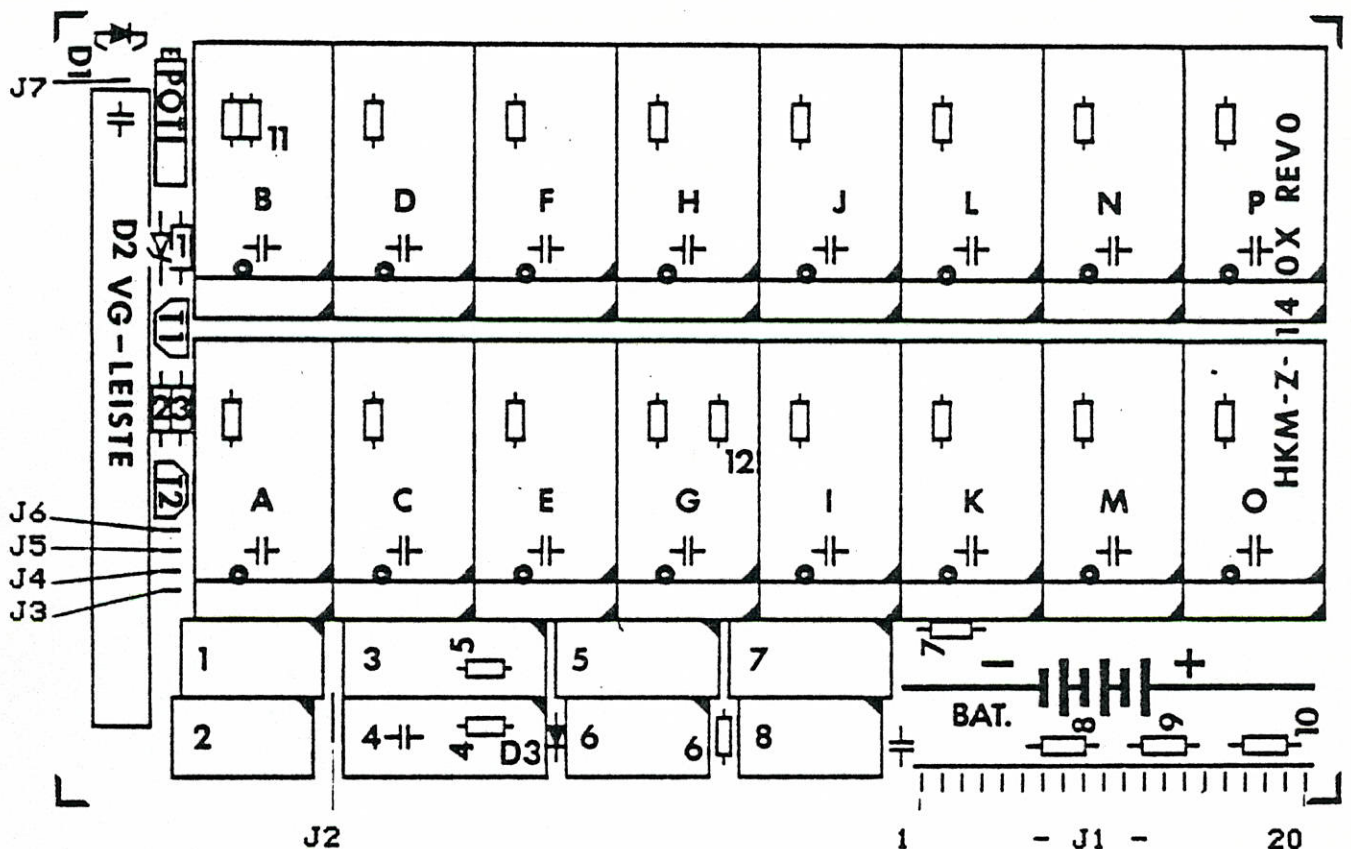
Vor Inbetriebnahme der Karte muß die WRITE-PROTECT-Logik eingestellt werden. Messen an IC 6 Pin 1! Bei eingeschalteter Versorgungsspannung muß hier LOW-Potential sein, nach dem Ausschalten müssen hier min. 3,6 Volt sein (HIGH).

Der AKKU ist erst nach Bestücken der Karte einzulöten! Er kann mit einem Kabelbinder auf der Platine befestigt werden.

Die Karte ist auch nach Entfernen aus dem System noch mit Spannung versorgt. Es ist sicherzustellen, daß beim Ablegen keine Kurzschlüsse verursacht werden.

Die in der Stückliste angegebene Serien LS-TTL, Standard-TTL und CMOS sind zwingend vorgeschrieben. Bei Verwendung von ICs einer anderen Familie steigt der Stromverbrauch im Stand-by-Betrieb auf bis zu 5mA (d.h. ein Faktor von 100!).

Bestückungsplan



Die hier nicht bezeichneten Widerstände haben die Kennzeichnung A bis P der zugehörigen RAMs. Aufzubohren sind bei Verwendung von 28 Pin RAMs mit mehr als 8KByte Kapazität evtl. die großen Bohrungen unter dem Stützkondensator (sonst Kurzschluß zwischen 5 Volt und A13 an Pin 26 (24) des RAMs (Pinnummern in Klammern beziehen sich auf 24Pin-ICs).

Bedeutung der Jumper

J1 definiert die verwendeten RAMs.

Pin 1	DESELECT OUTPUT des Dekodierproms
Pin 2	DESELECT am Bus (Pin 26a)
Pin 3	DESELECT INPUT des Dekodierproms
Pin 4	HIGH-Potential
Pin 5	RAM Pin 1 (A14)
Pin 6	A14
Pin 7	RAM Pin 26 (Vcc oder A13) Achtung: bohren für A13
Pin 8	A13
Pin 9	Select "C" für 74155
Pin 10	S3 (Promausgang)
Pin 11	RAM Pin 2 (A12)
Pin 12	A12
Pin 13	Select "B" für 74155
Pin 14	S2 (Promausgang)
Pin 15	RAM Pin 27 (WE)
Pin 16	WRITE
Pin 17	RAM Pin 23 (WE oder A11)
Pin 18	A11 (invertiert)
Pin 19	Select "A" für 74155
Pin 20	S1 (Promausgang)

J2 Promauswahl zwischen 2 Bereichen

J3	A16 auf GND	Banking
J4	A17 auf GND	Banking
J5	A18 auf GND	Banking
J6	A19 auf GND	Banking

J7 verbindet BAI mit BAO (Daisy-Chain im Bus)
(IEI ist mit IEO verbunden; andere Daisy-Chain)

Programmierung des Dekodierproms

Das Dekodierprom (512 * 8 bit) bekommt folgende Eingangssignale:

A14, A15, A16, A17, A18, A19, RFSH/, DESELECTIN/ und J2

Es erzeugt die folgenden Ausgangssignale:

CARDSELECT/, DESELECTOUT/, S1, S2, S3, SELECT5/ und SELECT7/

Inhalt des Proms für 2KByte RAMs

Adresse										Daten							
8	7	6	5	4	3	2	1	0		7	6	5	4	3	2	1	0
19	18	17	16	5	4	3	2	1		14	13	12	11	9	8	7	6
DES	A15	RFSH	J2	A16	A17	A18	A19	A14		DES	S1	CS	--	S2	S3	S7	S5
1	0	1	0	0	0	0	0	0		0	1	0	1	1	1	1	0
1	0	1	0	0	0	0	0	1		0	1	0	1	1	1	0	1
1	1	1	1	0	0	0	0	0		0	1	0	1	1	1	1	0
1	1	1	1	0	0	0	0	1		0	1	0	1	1	1	0	1
Rest										1	1	1	1	1	1	1	1

Inhalt des Proms für 8KByte RAMs

Adresse										Daten							
8	7	6	5	4	3	2	1	0		7	6	5	4	3	2	1	0
19	18	17	16	5	4	3	2	1		14	13	12	11	9	8	7	6
DES	A15	RFSH	J2	A16	A17	A18	A19	A14		DES	S1	CS	--	S2	S3	S7	S5
1	0	1	0	0	0	0	0	0		0	0	0	1	0	0	1	0
1	0	1	0	0	0	0	0	1		0	0	0	1	1	0	1	0
1	1	1	0	0	0	0	0	0		0	1	0	1	0	1	1	0
1	1	1	0	0	0	0	0	1		0	1	0	1	1	1	1	0
1	0	1	0	1	0	0	0	0		0	0	0	1	0	0	0	1
1	0	1	0	1	0	0	0	1		0	0	0	1	1	0	0	1
1	1	1	0	1	0	0	0	0		0	1	0	1	0	1	0	1
1	1	1	0	1	0	0	0	1		0	1	0	1	1	1	0	1
1	0	1	1	1	1	0	0	0		0	0	0	1	0	0	1	0
1	0	1	1	1	1	0	0	1		0	0	0	1	1	0	1	0
1	1	1	1	1	1	0	0	0		0	1	0	1	0	1	1	0
1	1	1	1	1	1	0	0	1		0	1	0	1	1	1	1	0
1	0	1	1	0	0	1	0	0		0	0	0	1	0	0	0	1
1	0	1	1	0	0	1	0	1		0	0	0	1	1	0	0	1
1	1	1	1	0	0	1	0	0		0	1	0	1	0	1	0	1
1	1	1	1	0	0	1	0	1		0	1	0	1	1	1	0	1
Rest										1	1	1	1	1	1	1	1

Damit erhält man folgende Prominhalte in hexadezimal:

2KByte RAMs (Prom 1408)

Adresse	Daten
000..13F	FF
140	5E
141	5D
142..1DF	FF
1E0	5E
1E1	5D
1E2..1FF	FF

selektiert

00000..07FFF

oder:

08000..0FFFF

8KByte RAMs (Prom 1409)

Adresse	Daten
000..13F	FF
140	12
141	1A
142..14F	FF
150	11
151	19
152..163	FF
164	11
165	19
166..177	FF
178	12
179	1A
17A..1BF	FF
1C0	56
1C1	5E
1C2..1CF	FF
1D0	55
1D1	5D
1D2..1E3	FF
1E4	55
1E5	5D
1E6..1F7	FF
1F8	56
1F9	5E
1FA..1FF	FF

selektiert

00000..1FFFF

oder:

30000..4FFFF

Technische Daten

Businterface (kompatibel zum ECB-Bus)

Versorgung: 5V / 200 mA (16 * 6116)

Fan In (gegen LS-TTL)

D0...D7	1
A0...A13	1
A14	2
A15...A19	1
RD	3
MRQ	1
WR	1
RFSH	1
DESELECT	1

Fan Out (gegen LS-TTL)

D0...D7	60
DESELECT	

Hinweise zum Betrieb der Karte in einem System

DESELECT ist ein LOW-aktives Signal, das es ermöglicht dynamisch Speicherbereiche auszublenden. Die Karte erzeugt DESELECT 15ns nach der fallenden Flanke von MRQ. Der Widerstand R6 (DESELECT-Pull-Up-Widerstand) darf nur einmal im System vorhanden sein.

Es wird nicht empfohlen, die CMOS-RAM-Karte in Verbindung mit der FDC 8/5 und der RAM/Adreßerweiterungskarte mit DESELECT zu betreiben. Falls MRQ von der FDC 8/5-Karte erzeugt wird (DMA-Zugriff), können die 40ns zwischen CLK und DESELECT nicht eingehalten werden. Ohne DESELECT ist der Betrieb problemlos.

Falls eine andere Karte die CMOS-RAM-Karte deselectionieren soll, ist sicherzustellen, daß DESELECT vor WR stabil ist (ca. 125ns nach der fallenden Flanke von MRQ); dies ist problemlos erreichbar. DESELECT kann auf anderen Karten erzeugt werden, indem der CARD-SELECT-Ausgang des Dekoders (evtl. über ein invertierendes Gatter) mit einer Ge-Diode an Pin 26a des Bus gelegt wird.

Zusätzlich zum normalen ECB-Bus sind folgende Pins belegt:

26a	DESELECT/
10c	A16
12c	A17
13c	A18
14a	A19
24a	VCMOS (4,8 Volt NC-Akkus im System möglich)

IEI und IEO sind auf der Karte verbunden, BAI und BAO können mittels J7 verbunden werden.

16 Byte wide RAMs (gezeichnet: 28 pin!)

